

EVB-AUD2

ユーザーズマニュアル

第1版

金子システム株式会社

ご注意

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、当社ホームページを通じて公開される情報を参照ください。
2. 当社から提供する情報の正確性と信頼性には万全を尽くしていますが、誤りがないことを保証するものではありません。当社はその使用に対する責任を一切負いません。その使用によって第三者の特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
3. 本資料は、当社の書面による事前の明示同意がない限り、いかなる形式でも複製できません。
4. 当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。

目次

1	はじめに.....	4
1.1	パッケージ内容.....	5
2	ハードウェア・リファレンス.....	5
2.1	製品外観.....	5
2.2	ブロック図.....	6
2.3	外形寸法.....	7
2.4	コネクタ仕様.....	7
3	使用方法.....	8
3.1	ケーブルの接続.....	8
3.2	サンプルプログラム.....	10
4	プログラムの書き換え.....	11
4.1	Blackfin ADSP-BF592.....	11
4.1	Xilinx XC9536XL.....	12
5	付属ソフトウェアのご注意.....	12
6	更新履歴.....	13

1 はじめに

このたびは当社製品をご購入いただき、ありがとうございます。

本製品は、アナログ・デバイセズ社 DSP である Blackfin ADSP-BF592 とオーディオコーデック IC の SSM2603 を使用したオーディオ評価キットです。本製品 EVB-AUD2 の特徴は以下の通りです。

- 8M ビット SRAM を搭載し、長時間ディレイが実現可能です。
- 3 点 LED と 3 点のスイッチを装備
- 4 点のポテンショメータ（単回転抵抗ボリューム）を装備
- ADSP-BF592 の UART 端子を引き出していますので、付属の UART-USB 変換ケーブルを使用して PC との通信も可能です。
- DC5V 単一電源です。

ADSP-BF592 プロセッサの特徴は以下の通りです。

- 最大 400MHz コアクロックで動作し、2 個の MAC(積和演算器)により、800MMACs(メガ積和演算/秒)のパフォーマンスに達します
- 遅延なしで動作可能な L1 SRAM を 68k バイト内蔵
- C ランタイムライブラリ、VDK RTOS コードが書かれた L1 ROM を内蔵
- 省電力
- 2 個の SPI、2 個の SPORT、1 個の UART、1 個の PPI
- 9 個のペリフェラル DMA チャンネルと、2 個のメモリ間 DMA チャンネル
- 9×9mm の LFCSP パッケージ

詳細は、アナログ・デバイセズ社の ADSP-BF592 のサイトを参照ください。

<http://www.analog.com/jp/processors-dsp/blackfin/adsp-bf592/processors/product.html>

関連する技術資料は、以下を参照ください。

<http://www.analog.com/jp/processors-dsp/blackfin/adsp-bf592/processors/technical-documentation/index.html>

EVB-AUD2 は、弊社のモジュールである ACB-BF592 及び UMB-SSM2603 を使用しています。

モジュールの詳細は以下のサイトを参照ください。

<http://kaneko-sys.co.jp/shop/00001.html>

<http://kaneko-sys.co.jp/shop/00006.html>

- 回路図は、以下のサイトを参照ください。

<http://kaneko-sys.co.jp/support/>

1.1 パッケージ内容

EVB-AUD2 のパッケージには、以下が含まれます。

表 1 パッケージ内容

内容	数量
EVB-AUD2 ボード ※UMB-SSM2603 の水晶は 12.288MHz がはんだ付けされています	1 枚
DC5V AC アダプタ	1 個
UART-USB 変換ケーブル FTDI 社 TTL-232R-3V3	1 本
CD-ROM マニュアルやサンプルコードが入っています。サンプルコードはライセンスの都合で、サイトでは公開していません	1 枚

2 ハードウェア・リファレンス

2.1 製品外観

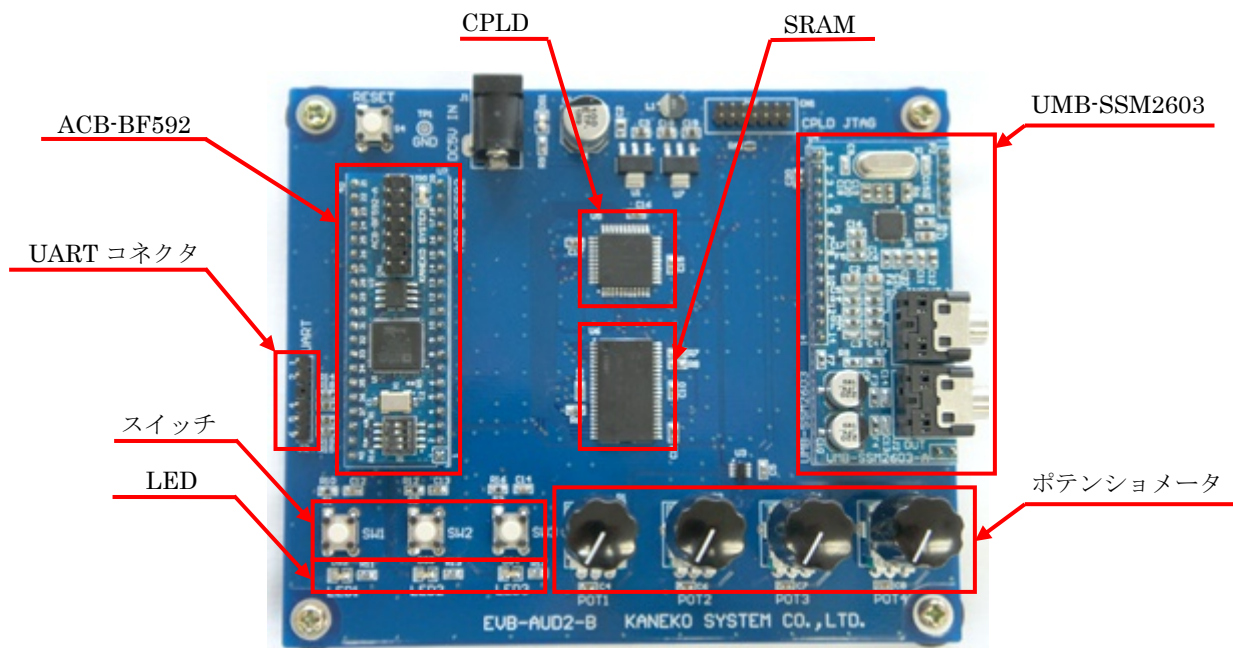


図 1 製品写真

2.2 ブロック図

ここでは、EVB-AUD2 ボード上のプロセッサの構成を説明します。

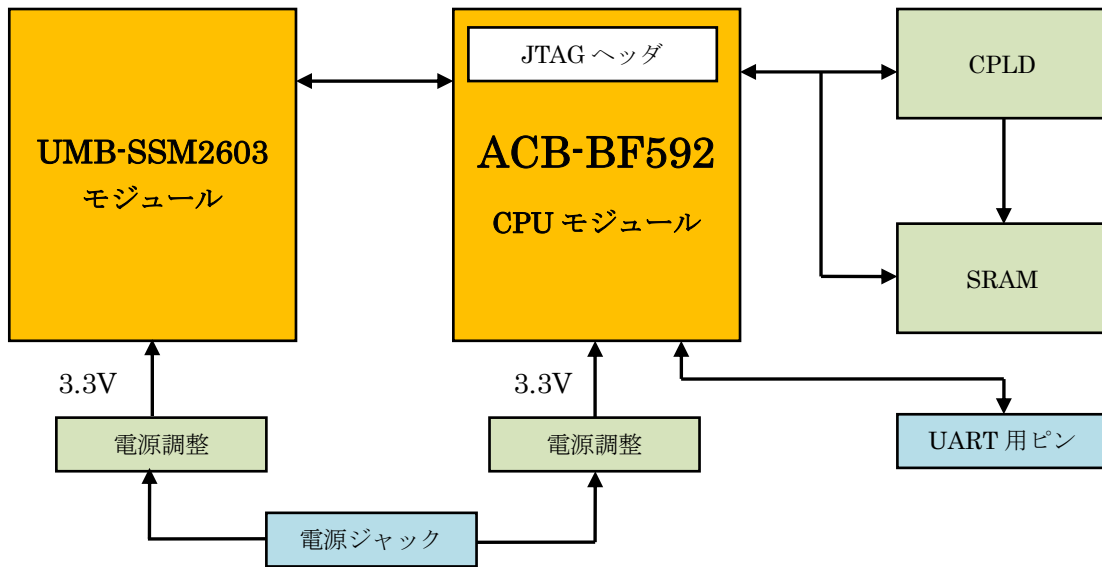


図 2 簡易ブロック図

EVB-AUD2 は、以下の機能で構成されています。

- ACB-BF592 CPU モジュール
- UMB-SSM2603 モジュール
- SRAM 制御用 CPLD
- 8M ビット SRAM
- 3.3V リニアレギュレータ×2
- UART 用ピンヘッダ

2.3 外形寸法

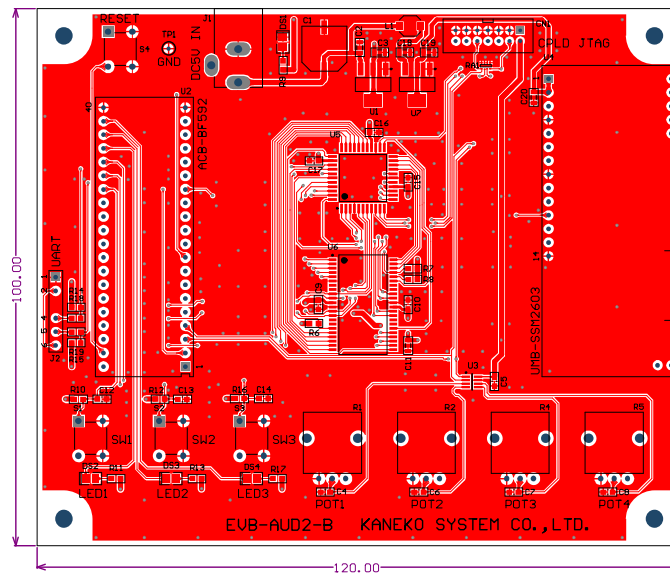


図 3 基板外形図

2.4 コネクタ仕様

表 2 J2 コネクタ仕様

ピン番号	信号名	入出力	説明
1	GND	電源	電源グラウンド
2	—	—	6ピンと接続されています
3	NC	—	未接続ピン
4	UART_RX	入力	UART データ入力ピン
5	UART_TX	出力	UART データ出力ピン
6	—	—	2ピンと接続されています

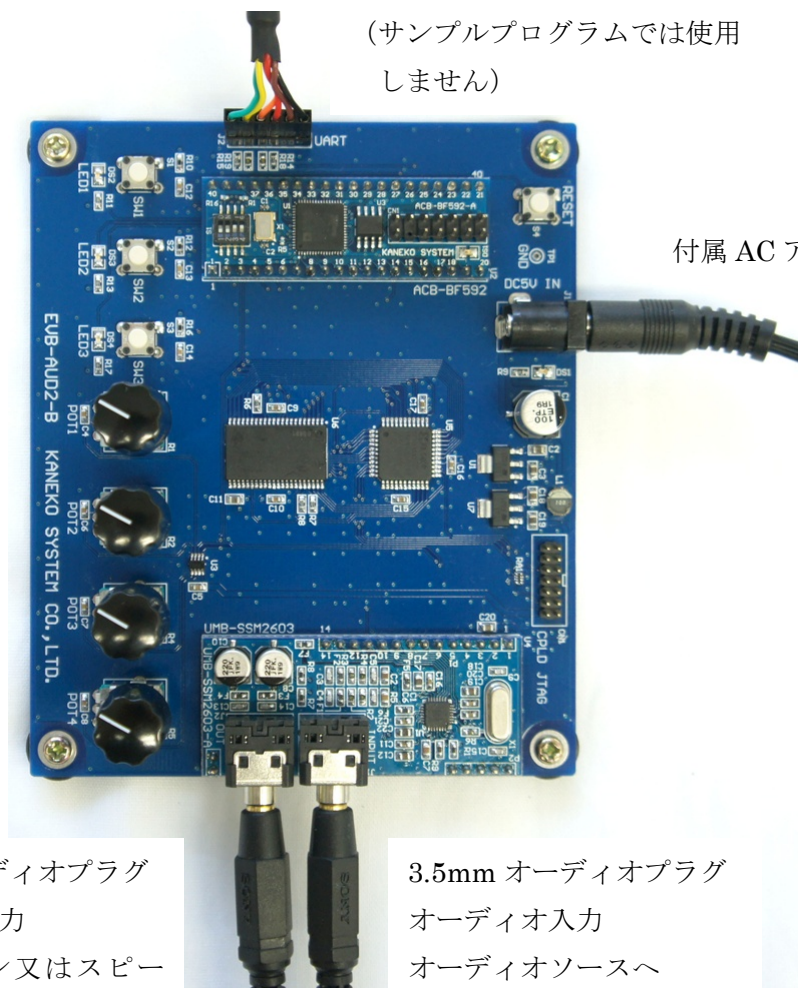
3 使用方法

3.1 ケーブルの接続

付属 AC アダプタと、3.5mm オーディオプラグを接続します。オーディオ入力には PC やオーディオプレイヤーを接続し、オーディオ出力にはヘッドフォンかスピーカーを接続してください。

付属 USB-UART 変換ケーブル
(サンプルプログラムでは使用
しません)

付属 AC アダプタ



3.5mm オーディオプラグ
オーディオ出力
ヘッドフォン又はスピー
カーへ

3.5mm オーディオプラグ
オーディオ入力
オーディオソースへ

図 4 ケーブル接続

UART を使用する場合、付属の USB-UART 変換ケーブルを以下の向きに接続します。1 番ピンが黒です。向きを間違えないようにしてください。

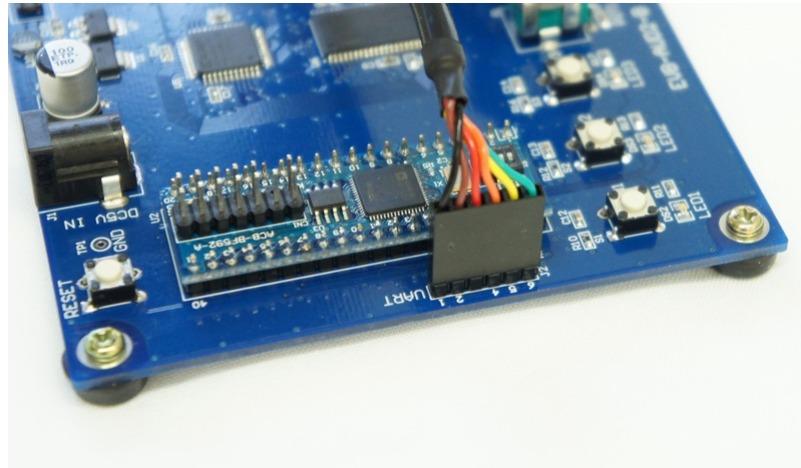


図 5 UART ケーブル接続

USB-UART 変換ケーブルは、FTDI 社の TTL-232R-3V3 です。ケーブルの詳細は以下のサイトをご覧ください。

<http://www.ftdichip.com/Products/Cables/USBTTLSerial.htm>

http://www.ftdichip.com/Support/Documents/DataSheets/Cables/DS_TTL-232R_CABLES.pdf

ケーブル用のドライバは、下記サイトからダウンロードしてご使用ください。

<http://www.ftdichip.com/FTDrivers.htm>

3.2 サンプルプログラム

サンプルプログラムとしてシンプルなディレイを評価いただけます。

電源投入時は、オーディオの入力を出力にバイパスしており、SW1 を押すことでディレイの ON/OFF の切り替えが可能です。

各機能は以下の通りです。

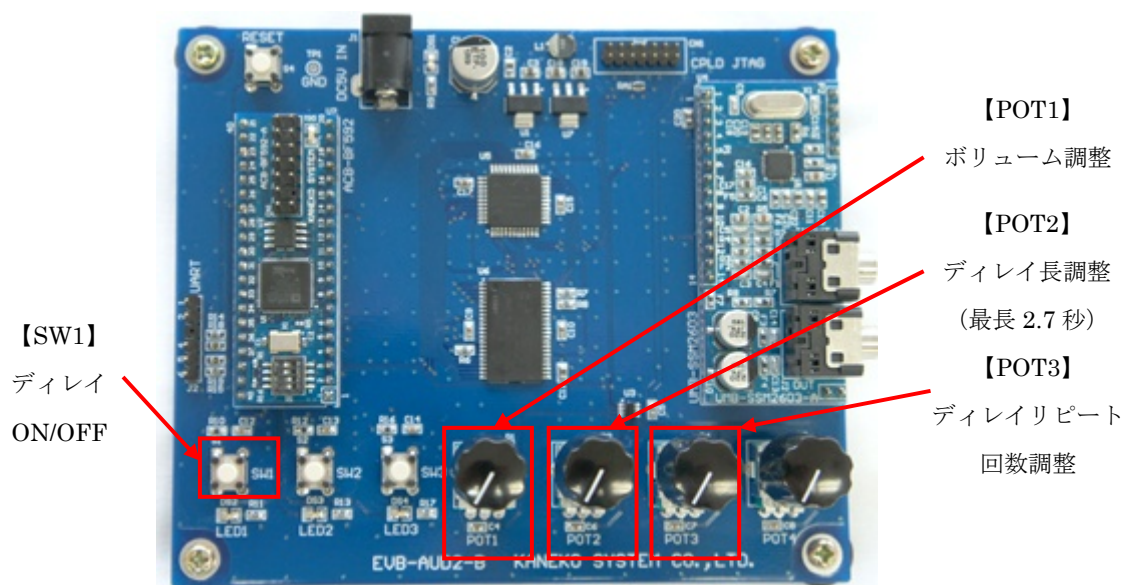


図 6 シンプルディレイ機能

SW2/SW3 と LED2/LED3、POT4 はサンプルプログラムでは使用しません。SW2/SW3 を押すと LED2 が光り、POT4 を回転させると LED3 の点滅速度が変わりますが、基板テスト用で音には関係しません。

4 プログラムの書き換え

4.1 Blackfin ADSP-BF592

Blackfin プログラムの書き換えには、下記の JTAG-ICE が必要です。

表 3 BF592 側 JTAG-ICE

製品名	備考
Analog Devices ADZS-HPUSB-ICE	http://www.analog.com/jp/processors-dsp/blackfin/usb-emulator/bf/processors/product.html
Analog Devices ADZS-USB-ICE	http://www.analog.com/jp/processors-dsp/blackfin/usb-emulator/bf/processors/product.html
Analog Devices ADZS-100B-ICE	http://www.analog.com/jp/processors-dsp/blackfin/emulator-100/processors/product.html
gnICE+	http://docs.blackfin.uclinux.org/doku.php?id=hw:jtag:gnice-plus

ACB-BF592 モジュールの CN1 に、写真のようにケーブルを接続してください。

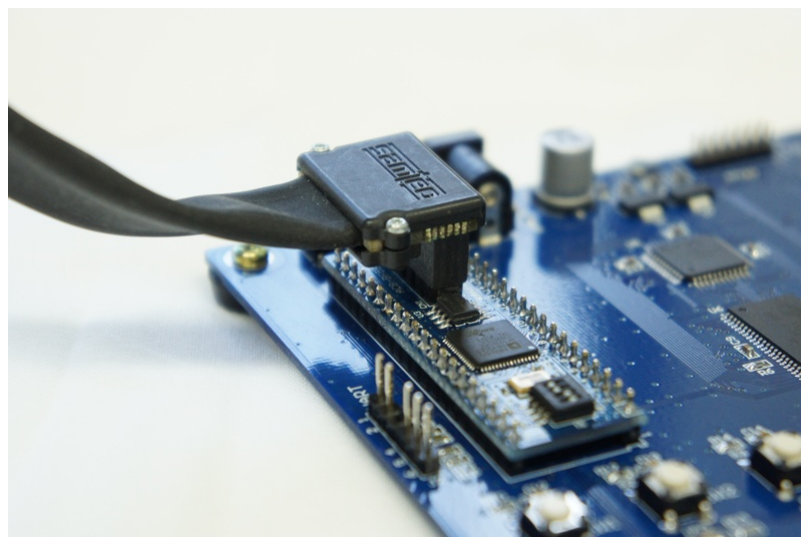


図 7 Blackfin JTAG-ICE 接続例

4.1 Xilinx XC9536XL

CPLD の書き換えには、下記の JTAG-ICE が必要です。

表 4 CPLD 側 JTAG-ICE

製品名	備考
プラットフォーム ケーブル USB II	http://japan.xilinx.com/products/boards-and-kits/HW-USB-II-G.htm



図 8 Xilinx JTAG-ICE 接続例

5 付属ソフトウェアのご注意

シンプルディレイ及び外部 SRAM へのアクセスドライバのサンプル、CPLD のソース一式が CD-ROM に収められています。これらソフトウェアについては、以下にご注意ください。

- この製品のご購入者であれば、自由に改変・使用が可能です。
- ソフトウェアは無保証です。その使用によって第三者の特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
- 他の製品に自由に使用することが可能です。
- 他の製品やマニュアルに、弊社のコピーライトを表示する必要はありません。
- ロイヤリティフリーです。
- 弊社から提供しているソースファイルの再配布、及び各種メディア、インターネットへの公開はできません。

6 更新履歴

版	更新日	更新内容
第1版	2012/07/16	初版発行