

UCB-BF533

ユーザーズマニュアル

第 1 版

【ご注意】

本資料は UCB-BF533-B (Rev.B)以降用です。

UCB-BF533-A (Rev.A)基板をお使いの場合、下記からダウンロードお願いします。

<http://kaneko-sys.co.jp/support/>

金子システム株式会社

ご注意

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、当社ホームページを通じて公開される情報を参照ください。
2. 当社から提供する情報の正確性と信頼性には万全を尽くしていますが、誤りがないことを保証するものではありません。当社はその使用に対する責任を一切負いません。その使用によって第三者の特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
3. 本資料は、当社の書面による事前の明示同意がない限り、いかなる形式でも複製できません。
4. 当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。

目次

1	はじめに.....	3
1.1	パッケージ内容.....	3
2	ハードウェア・リファレンス.....	4
2.1	製品外観.....	4
2.2	ブロック図.....	4
2.3	外形寸法.....	5
2.4	電気特性.....	6
2.5	DIP スイッチの設定.....	6
2.6	ブートモードの設定.....	7
2.7	CN1/CN2 コネクタ仕様.....	7
2.8	CrossCore Embedded Studio の設定.....	12
2.9	JTAG.....	12
2.10	SPI FLASH の書き換え.....	13
3	u-boot.....	13
3.1	UART の接続.....	13
3.2	u-boot の起動.....	15
3.3	u-boot コマンド.....	16
4	更新履歴.....	17

1 はじめに

このたびは当社製品をご購入いただき、ありがとうございます。

本製品は、アナログ・デバイセズ社 DSP である Blackfin ADSP-BF533 を使用した CPU ボードです。本製品 UCB-BF533 の特徴は以下の通りです。

- 77mm(横)×44mm(縦)×1.6mm(基板厚)と小型です
- 2.54mm ピッチコネクタなので、ユニバーサル基板にて実験が可能です
- Blackfin の動作に必要な電源は基板にて生成するため、3.3V を供給すれば動作いたします
- 32M バイトの SDR SDRAM を搭載しているため、OS や大きなサイズのプログラムやデータを保持することができます。
- SPI フラッシュメモリ搭載なので、外部データの保存も可能です

また、ADSP-BF533 プロセッサの特徴は以下の通りです。

- 最大 600MHz コアクロックで動作し、デュアル 16 ビット演算が可能な MAC(積和演算器)を搭載
- 遅延なしで動作可能な L1 SRAM を 148k バイト内蔵
- SPI、SPORT、PPI 等の基本的なペリフェラルを内蔵
- 8 個のペリフェラル DMA チャンネルと、2 個のメモリ間 DMA チャンネル
- 160 ピン BGA パッケージ

詳細は、アナログ・デバイセズ社の ADSP-BF533 のサイトを参照ください。

<http://www.analog.com/jp/products/processors-dsp/blackfin/adsp-bf533.html>

- 回路図やサンプルプログラムは、以下のサイトを参照ください。

<http://kaneko-sys.co.jp/support/>

1.1 パッケージ内容

UCB-BF533 のパッケージには、以下が含まれます。

表 1 パッケージ内容

内容	数量
UCB-BF533 ボード	1 枚

2 ハードウェア・リファレンス

2.1 製品外観

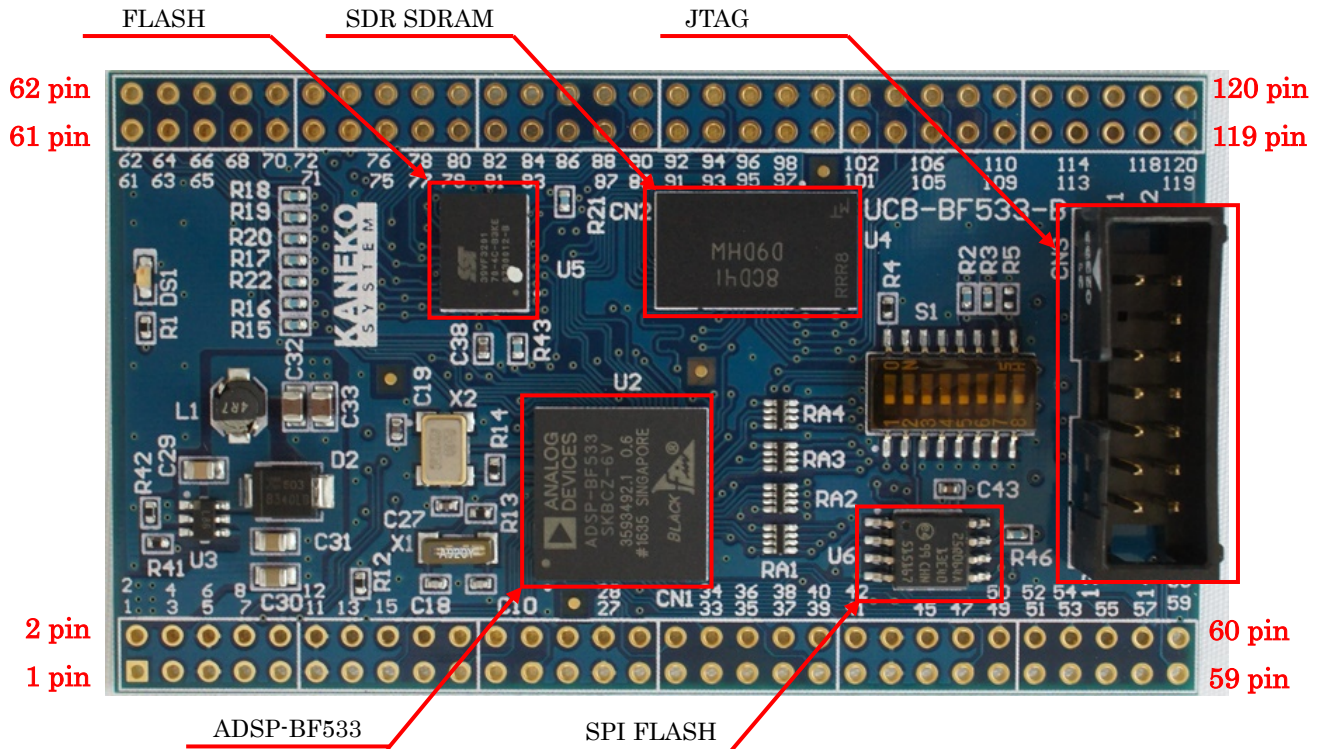


図 1 表面写真

2.2 ブロック図

ここでは、UCB-BF533 ボード上のプロセッサの構成を説明します。

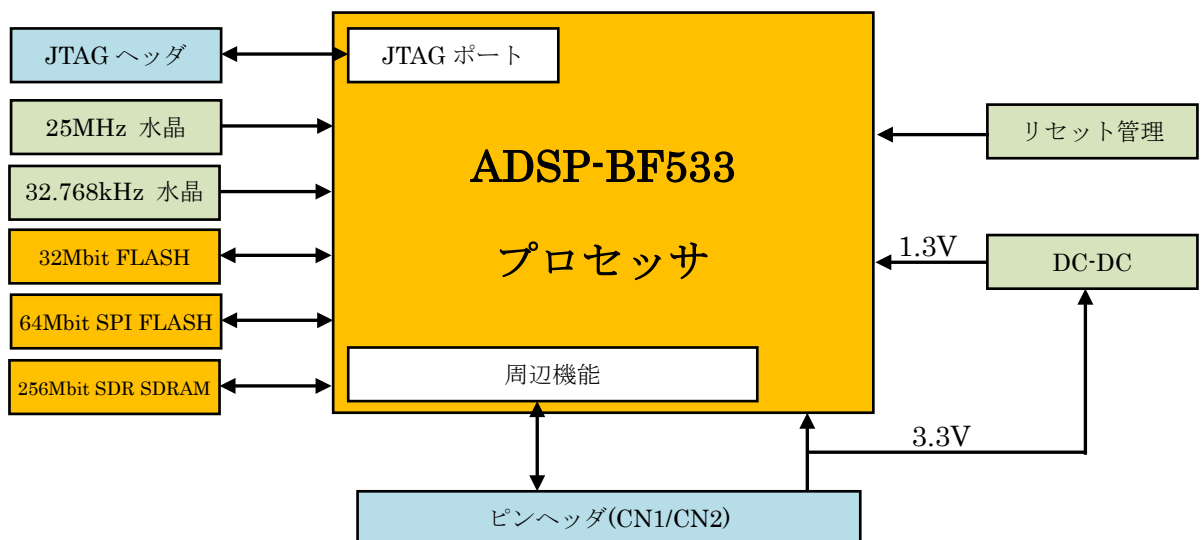


図 2 簡易ブロック図

UCB-BF533 は、ADSP-BF533 Blackfin プロセッサを中心に、動作に最低限必要となる以下の機能で構成されています。

- JTAG コネクタ (2×5 列ハーフピッチ)
- 32M ビット 16 ビットデータバス幅 FLASH
- 64M ビット SPI FLASH
- 25MHz 水晶
- 32.7680kHz 水晶 (RTC 用)
- 1.3V DC-DC
- リセット管理 (リセットスーパーバイザ)

2.3 外形寸法

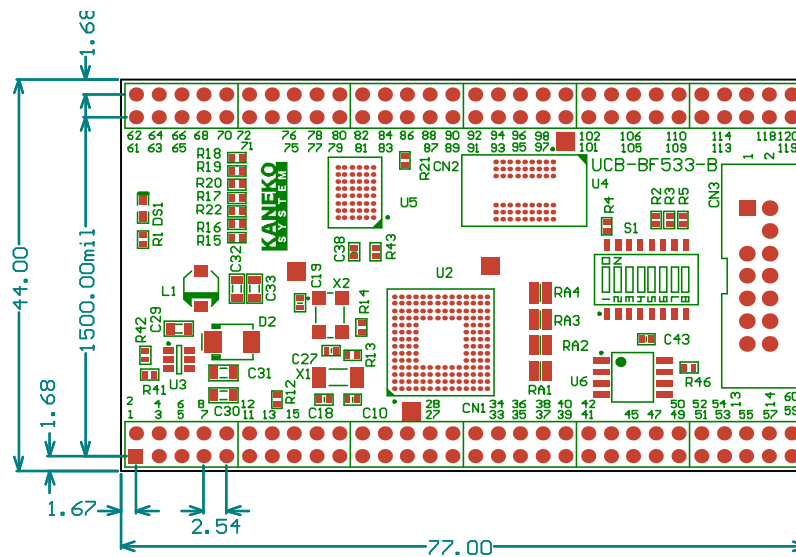


図 3 基板外形図

2.4 電気特性

表 2 電気特性

項目	条件	記号	min	typ	max
供給電圧	—	VCC_3V3	3.0V	3.3V	3.6V
IO 電圧	—	VCC_EXT	3.0V	3.3V	3.6V
RTC バックアップ電源	—	VCC_RTC	3.0V	3.3V	3.6V
3.3V 供給時の消費電流 (実測・参考値) CCLK:600MHz SCLK:120MHz	JTAG デバッグ中 待機している状態 (SDRAM 有効)	ICC1	—	80mA	—
	while(1)実行状態 (SDRAM 有効)	ICC2	—	120mA	—
	SDRAM にリード/ ライトを繰り返して いる状態	ICC3	120mA	—	150mA

※ベースボードからの供給電流は余裕をもった設計にしてください。

2.5 DIP スイッチの設定

SPI フラッシュメモリのライトプロテクトおよび、ADSP-BF533 のブートモードの設定を行います。

表 3 DIP スイッチ機能表

番号	操作	説明
1	ON	フラッシュメモリ(U5)の A20 ピンを H に設定します。
	OFF	フラッシュメモリ(U5)の A20 ピンを L に設定します。
2	ON	フラッシュメモリ(U5)の A19 ピンを H に設定します。
	OFF	フラッシュメモリ(U5)の A19 ピンを L に設定します。
3	ON	未使用
	OFF	未使用
4	ON	フラッシュメモリ(U5) の WP ピンを L に設定します。 ライトプロテクトされるエリアは、0x000000-007FFF のみです。 詳しくは SST39VF3201 のデータシートをご覧ください。
	OFF	フラッシュメモリ(U5) の WP ピンを H に設定します。
5	ON	SPI フラッシュメモリ(U6) の WP ピンを L に設定します。
	OFF	SPI フラッシュメモリ(U6) の WP ピンを H に設定します。
6	ON	未使用
	OFF	未使用

7	ON	BMODE1 ピンの論理を L に設定します。
	OFF	BMODE1 ピンの論理を H に設定します。
8	ON	BMODE0 ピンの論理を L に設定します。
	OFF	BMODE0 ピンの論理を H に設定します。

2.6 ブートモードの設定

BMODE0/BMODE1 で ADSP-B533 のブートモードの設定を行います。デフォルト（オープン
の状態）では SPI MASTER BOOT に設定されます。

ブートモードの詳細は、アナログ・デバイセズ社「ADSP-BF533 Blackfin Processor Hardware
Reference」を参照ください。

表 4 ブートモードの対応

BMODE 設定	備考
00 Bypass Boot ROM	BMODE1 = 'L' (DIP-SW 7 = ON) BMODE0 = 'L' (DIP-SW 8 = ON)
01 8-bit or 16-bit Flash Boot	BMODE1 = 'L' (DIP-SW 7 = ON) BMODE0 = 'H' (DIP-SW 8 = OFF)
10 SPI Slave	BMODE1 = 'H' (DIP-SW 7 = OFF) BMODE0 = 'L' (DIP-SW 8 = ON)
11 SPI Master	BMODE1 = 'H' (DIP-SW 7 = OFF) BMODE0 = 'H' (DIP-SW 8 = OFF) (デフォルト設定)

2.7 CN1/CN2 コネクタ仕様

※ 各表の入出力は、ADSP-BF533 からみたもので、信号名の最後に # が付く名前は、負
論理（Low アクティブ）であることを示します。

※ 各ピンの詳細は、アナログ・デバイセズ社「ADSP-BF533 Blackfin Processor Hardware
Reference」を参照ください。

表 5 CN1 コネクタ仕様

ピン番号	信号名	入出力	説明
1	+3V3D	—	3.3V 電源
2	+3V3D	—	3.3V 電源
3	VCC_RTC	—	RTC 用バックアップ電源(3.0V~3.6V)
4	VCC_RTC	—	基板側で 3.3V 電源とダイオードで接続されているた め、RTC を保存しない場合、未接続にしてください
5	GND	—	電源グラウンド

6	GND	—	電源グラウンド
7	BMODE0	入力	
8	RESET_IN#	入力	リセット入力 4.7kΩの抵抗で+3V3Dにプルアップされています
9	BMODE1	入力	
10	NMI	入力	NMI 入力 10kΩの抵抗で GND にプルダウンされています
11	GND	—	電源グラウンド
12	GND	—	電源グラウンド
13	PPI0	入出力	
14	PPI_CLK	入力	PPI クロック入力 10kΩの抵抗で GND にプルダウンされています
15	PPI2	入出力	
16	PPI1	入出力	
17	PF15_PPI4	入出力	
18	PPI3	入出力	
19	PF13_PPI6	入出力	
20	PF14_PPI5	入出力	
21	PF11_PPI8	入出力	
22	PF12_PPI7	入出力	
23	PF9_PPI10	入出力	
24	PF10_PPI9	入出力	
25	PF7_SPISEL7_PPI12	入出力	
26	PF8_PPI11	入出力	
27	GND	—	電源グラウンド
28	GND	—	電源グラウンド
29	PF5_SPISEL5_PPI14	入出力	
30	PF6_SPISEL6_PPI13	入出力	
31	PF3_SPISEL3_PPI_FS3	入出力	
32	PF4_SPISEL4_PPI15	入出力	
33	PF0_SPISS#	入出力	
34	PF1_SPISEL1_TMRCLK	入出力	
35	SPI_MISO	入出力	4.7kΩの抵抗で+3V3Dにプルアップされています
36	SPI_SCK	入出力	4.7kΩの抵抗で GND にプルダウンされています
37	SPI_MOSI	入出力	4.7kΩの抵抗で+3V3Dにプルアップされています
38	DT1SEC	出力	
39	TFS1	入出力	
40	DT1PRI	出力	

41	DR1SEC	入力	
42	TSCLK1	入出力	
43	GND	—	電源グラウンド
44	GND	—	電源グラウンド
45	RFS1	入出力	
46	DR1PRI	入力	
47	DT0SEC	入出力	
48	RSCLK1	入出力	
49	TFS0	入出力	
50	DT0PRI	出力	
51	DR0SEC	入力	10kΩの抵抗でGNDにプルダウンされています
52	TSCLK0	入出力	
53	RFS0	入出力	
54	DR0PRI	入力	10kΩの抵抗でGNDにプルダウンされています
55	TMR2_PPI_FS2	入出力	
56	RSCLK0	入出力	
57	TMR0	入出力	
58	TMR1_PPI_FS1	入出力	
59	UART_RX	入力	4.7kΩの抵抗で+3V3Dにプルアップされています
60	UART_TX	出力	4.7kΩの抵抗で+3V3Dにプルアップされています

表 6 CN2 コネクタ仕様

ピン番号	信号名	入出力	説明
61	EBI_BR#	入力	4.7kΩの抵抗で+3V3Dにプルアップされています
62	EBI_BG#	出力	4.7kΩの抵抗で+3V3Dにプルアップされています
63	EBI_ARDY	入力	4.7kΩの抵抗で+3V3Dにプルアップされています
64	EBI_BGH#	出力	4.7kΩの抵抗で+3V3Dにプルアップされています
65	EBI_AMS1#	出力	4.7kΩの抵抗で+3V3Dにプルアップされています
66	EBI_AMS2#	出力	4.7kΩの抵抗で+3V3Dにプルアップされています
67	EBI_AMS3#	出力	4.7kΩの抵抗で+3V3Dにプルアップされています
68	EBI_AOE#	出力	
69	GND	—	電源グラウンド
70	GND	—	電源グラウンド
71	EBI_ARE#	出力	
72	EBI_AWE#	出力	
73	EBI_ABE0#	出力	
74	EBI_ABE1#	出力	

75	EBI_A1	出力	
76	EBI_A2	出力	
77	EBI_A3	出力	
78	EBI_A4	出力	
79	GND	—	電源グラウンド
80	GND	—	電源グラウンド
81	EBI_A5	出力	
82	EBI_A6	出力	
83	EBI_A7	出力	
84	EBI_A8	出力	
85	EBI_A9	出力	
86	EBI_A10	出力	
87	EBI_A11	出力	
88	EBI_A12	出力	
89	GND	—	電源グラウンド
90	GND	—	電源グラウンド
91	EBI_A13	出力	
92	EBI_A14	出力	
93	EBI_A15	出力	
94	EBI_A16	出力	
95	EBI_A17	出力	
96	EBI_A18	出力	
97	EBI_A19	出力	
98	GND	—	電源グラウンド
99	GND	—	電源グラウンド
100	GND	—	電源グラウンド
101	EBI_D0	入出力	
102	EBI_D1	入出力	
103	EBI_D2	入出力	
104	EBI_D3	入出力	
105	EBI_D4	入出力	
106	EBI_D5	入出力	
107	EBI_D6	入出力	
108	EBI_D7	入出力	
109	GND	—	電源グラウンド
110	GND	—	電源グラウンド
111	EBI_D8		
112	EBI_D9		

113	EBI_D10	入出力	
114	EBI_D11	入出力	
115	EBI_D12	入出力	
116	EBI_D13	入出力	
117	EBI_D14	入出力	
118	EBI_D15	入出力	
119	GND	—	電源グラウンド
120	GND	—	電源グラウンド

2.8 CrossCore Embedded Studio の設定

CrossCore Embedded Studio 上にて JTAG を使ったデバッグ時、SDR SDRAM にコードやデータを配置する場合、Custom Board Support の設定を有効にする必要があります。

Debug 設定から、Debug Configurations を開き、Custom Board Support タブにて、XML ファイルの設定を行ってください。XML ファイルは下記よりダウンロードをお願いします。

http://kaneko-sys.co.jp/support/ucb-bf533/ucb-bf533-b_cces.zip

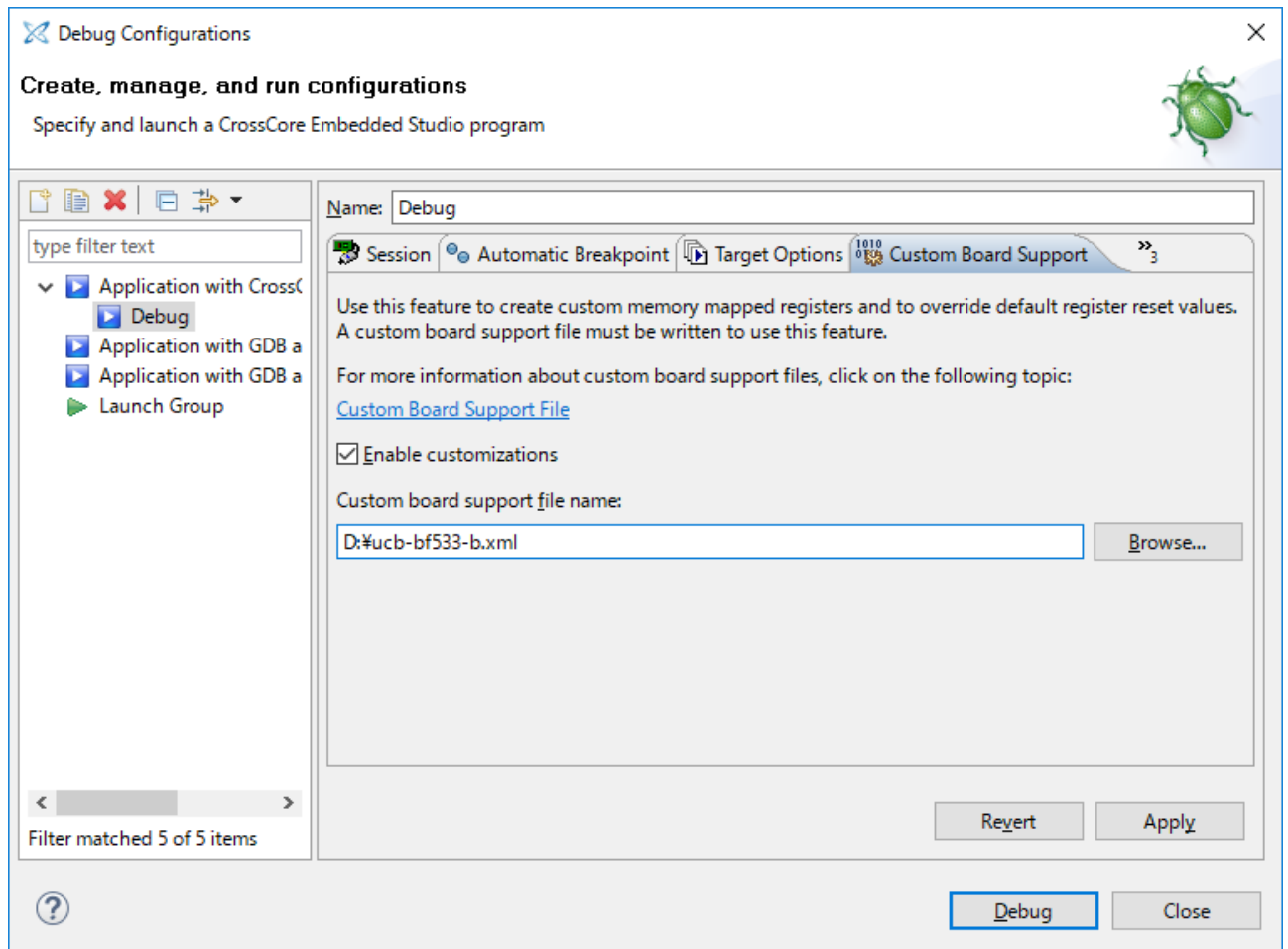


図 4 Debug Configurations

2.9 JTAG

UCB-BF533 では、以下の JTAG-ICE を使用することが可能です。

表 7 JTAG-ICE

製品名	備考
Analog Devices	http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html

ADZS-ICE-2000	
Analog Devices ADZS-ICE-1000	http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html
TOL-BFICE-A	http://dsps.shop-pro.jp/?pid=113906284 gcc toolchain 用です。Visual DSP++ / CrossCore Embedded Studio からはご利用できません。

2.10 SPI FLASH の書き換え

ボードに搭載のフラッシュメモリを書き換える場合、CrossCore Embedded Studio の cldp.exe をコマンドラインよりご利用ください。gcc toolchain からの書き込みはサポートしていません。コマンド例は次の通りです。

```
"C:¥Analog Devices¥CrossCore Embedded Studio 2.5.1¥cldp.exe" -cmd prog -file 対象ファイル名(ldr ファイル) -erase affected -driver "D:¥ucb-bf533_n25q064a13e_dpia.dxe" -emu 1000 -proc ADSP-BF533 -format bin
```

-emu オプションは、ご利用の JTAG-ICE によって変更してください。

表 8 -emu オプション

オプション名	対象 JTAG-ICE
-emu 2000	ADZS-ICE-2000
-emu 1000	ADZS-ICE-1000

ドライバ(ucb-bf533_n25q064a13e_dpia.dxe)は、弊社サポートページよりダウンロードをお願いいたします。なお、ドライバのソースコードは、CrossCore Embedded Studio のソフトウェアライセンスの都合で公開しておりません。ご希望の方は、お手数ですが弊社までお問い合わせください。

3 u-boot

3.1 UART の接続

SPI フラッシュメモリには u-boot が書き込まれており、電源を投入すると、u-boot が起動します。コンソールを取得するには、UART_TX と UART_RX を RS-232C 変換用 IC などに接続してください。PC 側でコンソールの表示やコマンド操作を行うには、TeraTerm などのターミナルソフトをご使用ください。

FTDI 社の TTL-232R-3V3 を接続する場合の例は次の通りです。

<http://www.ftdichip.com/Products/Cables/USBTTLSerial.htm>

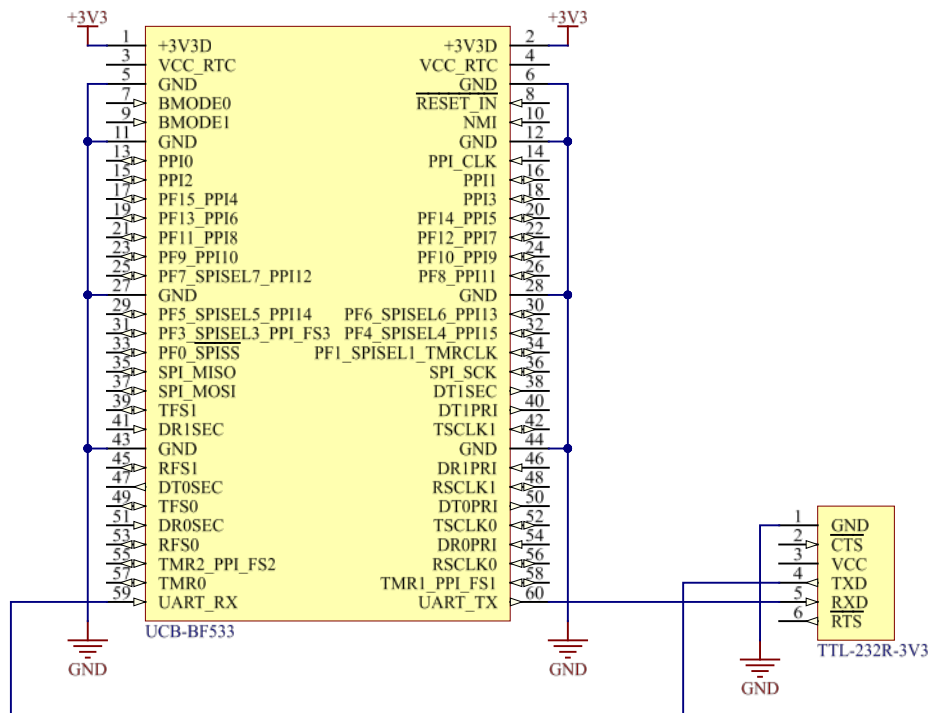


図 5 TTL-232R-3V3 との接続例

ターミナルソフトの設定は、以下の通りです。

表 9 ターミナルソフト設定

項目	値
ボー・レート	57600bps
データサイズ	8ビット
パリティ	なし
ストップビット	1ビット

フロー制御	なし
-------	----

TeraTerm の場合は、次の通りです。

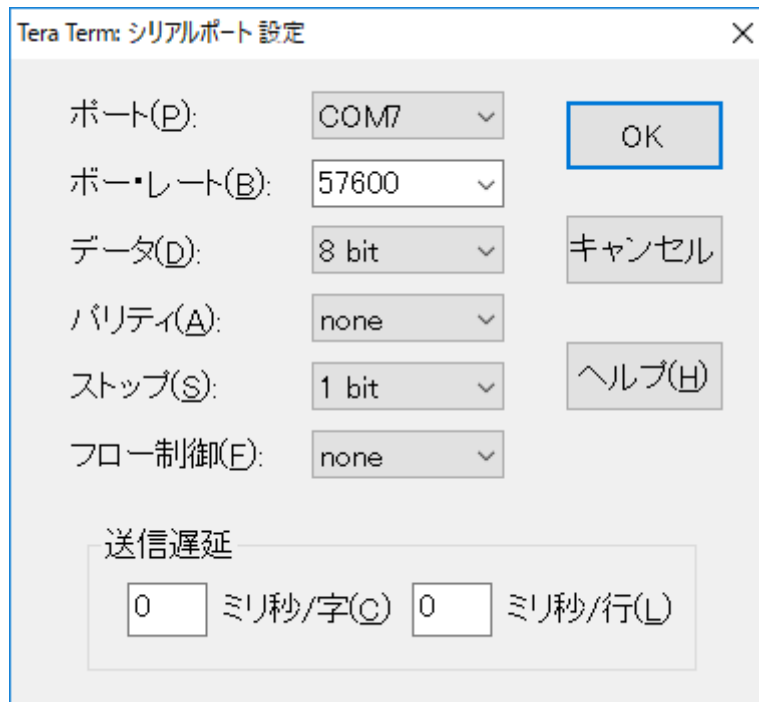
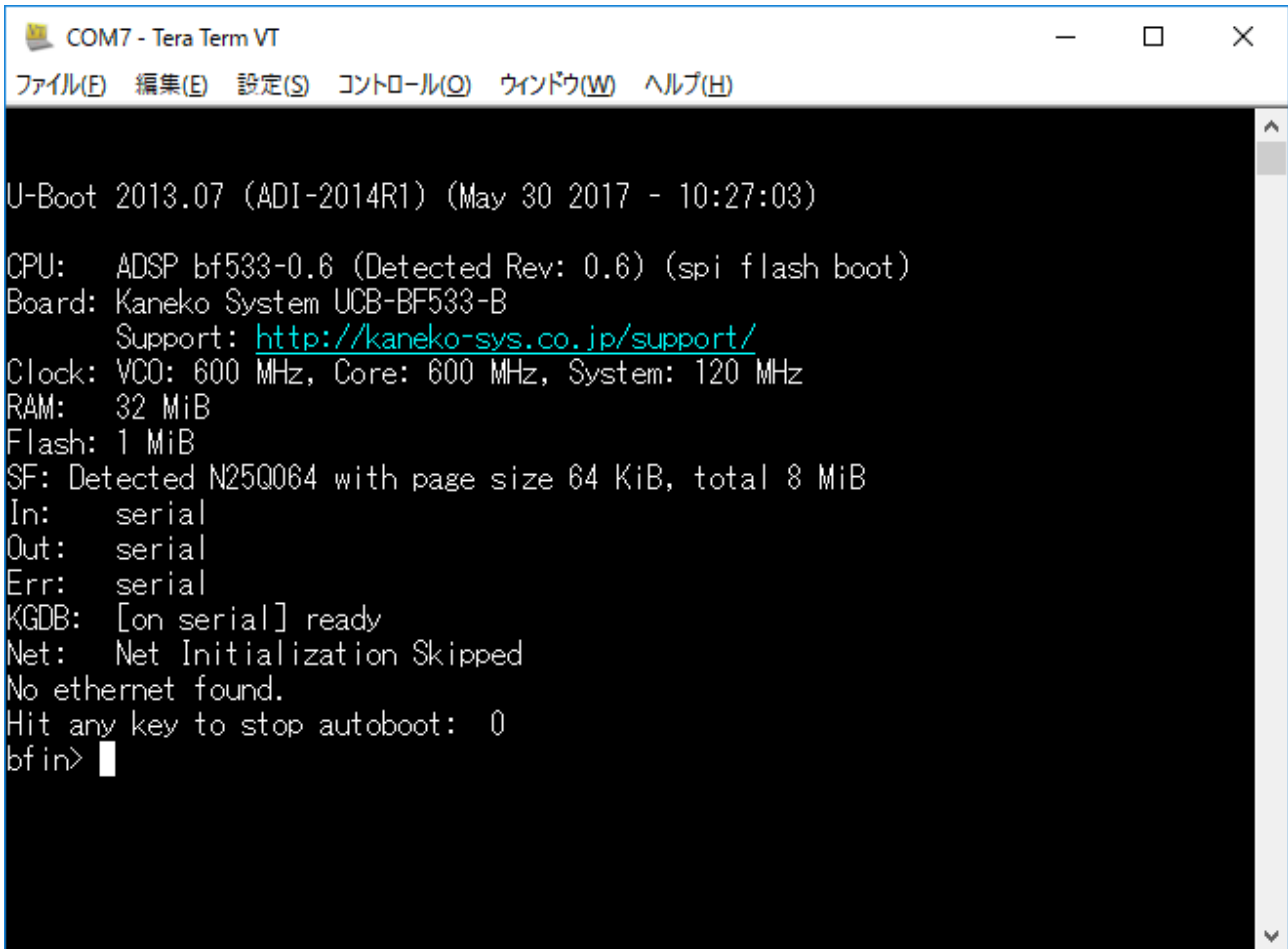


図 6 TeraTerm のシリアルポート設定
 ※ポートは、お使いの環境に合わせて設定してください。

3.2 u-boot の起動

UART の接続とターミナルソフトの設定が正しければ、電源投入から数秒後に下記のメッセージが表示されます。



```

COM7 - Tera Term VT
ファイル(F) 編集(E) 設定(S) コントロール(O) ウィンドウ(W) ヘルプ(H)

U-Boot 2013.07 (ADI-2014R1) (May 30 2017 - 10:27:03)

CPU:  ADSP bf533-0.6 (Detected Rev: 0.6) (spi flash boot)
Board: Kaneko System UCB-BF533-B
       Support: http://kaneko-sys.co.jp/support/
Clock: VCO: 600 MHz, Core: 600 MHz, System: 120 MHz
RAM:   32 MiB
Flash: 1 MiB
SF: Detected N25Q064 with page size 64 KiB, total 8 MiB
In:    serial
Out:   serial
Err:   serial
KGDB: [on serial] ready
Net:   Net Initialization Skipped
No ethernet found.
Hit any key to stop autoboot:  0
bfin>

```

図 7 u-boot 起動メッセージ

Hit any key to stop autoboot と表示されているときに、何らかのキーを押すと u-boot のプロンプトが表示されます。

3.3 u-boot コマンド

u-boot 起動後、プロンプトが表示されている状態では、コマンドを入力することができます。help と入力するとコマンドの一覧が表示されます。

コマンドの入力例は以下の通りです。

【ファイルを Kermit モードで転送する】

loadb

【転送した ELF 形式のプログラムを起動する】

bootelf

【転送した uxLinux イメージを起動する】

bootm

【SPI フラッシュメモリを転送したファイルで書き換える】

```
sf probe 0:2
sf erase 0x80000 +${filesize}
sf write ${loadaddr} 0x80000 ${filesize}
```

※0x80000 は、SPI フラッシュのメモリオフセットアドレスです。

※0x0~0x7FFFF にライトすると、u-boot が消えてしまいますのでご注意ください。

【フラッシュメモリを転送したファイルで書き換える】

```
protect off all
erase 0x20000000 +${filesize}
cp.b ${loadaddr} 0x20000000 ${filesize}
```

※0x0 は、フラッシュのメモリオフセットアドレスです。

4 更新履歴

版	更新日	更新内容
第1版	2017/05/30	初版発行