

UCB-BF706
ユーザーズマニュアル
第2版

金子システム株式会社

ご注意

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、当社ホームページを通じて公開される情報を参照ください。
2. 当社から提供する情報の正確性と信頼性には万全を尽くしていますが、誤りがないことを保証するものではありません。当社はその使用に対する責任を一切負いません。その使用によって第三者の特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
3. 本資料は、当社の書面による事前の明示同意がない限り、いかなる形式でも複製できません。
4. 当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。

目次

| | | |
|-----|----------------------|---|
| 1 | はじめに..... | 3 |
| 1.1 | パッケージ内容..... | 3 |
| 2 | ハードウェア・リファレンス..... | 4 |
| 2.1 | 製品外観..... | 4 |
| 2.2 | ブロック図..... | 4 |
| 2.3 | 外形寸法..... | 5 |
| 2.4 | 電気特性..... | 5 |
| 2.5 | ブートモードの設定..... | 6 |
| 2.6 | CN1/CN2 コネクタ仕様..... | 6 |
| 2.7 | JTAG..... | 8 |
| 2.8 | SPI FLASH の書き換え..... | 9 |
| 3 | 更新履歴..... | 9 |

1 はじめに

このたびは当社製品をご購入いただき、ありがとうございます。

本製品は、アナログ・デバイセズ社 DSP である Blackfin ADSP-BF706 を使用した CPU ボードです。本製品 UCB-BF706 の特徴は以下の通りです。

- 63.5mm(横)×20.32mm(縦)×1.6mm(基板厚)と小型です
- ブレッドボードに挿入でき、実験に最適です
- Blackfin の動作に必要な電源は基板にて生成するため、3.3V を供給すれば動作いたします
- SPI フラッシュメモリ搭載なので、外部データの保存も可能です

また、ADSP-BF706 プロセッサの特徴は以下の通りです。

- 最大 400MHz コアクロックで動作し、デュアル 16 ビット演算または、シングル 32 ビット演算が可能な MAC(積和演算器)を搭載
- 遅延なしで動作可能な L1 SRAM を 136k バイト内蔵
- 1M バイトの L2 SRAM を内蔵
- SPI、I2C、SPORT、PPI、USB、CAN、SD/SDIO 等の豊富なペリフェラルを内蔵
- 16 個のペリフェラル DMA チャンネルと、3 個のメモリ間 DMA チャンネル
- 88 ピン QFN パッケージ

詳細は、アナログ・デバイセズ社の ADSP-BF706 のサイトを参照ください。

<http://www.analog.com/jp/products/processors-dsp/blackfin/adsp-bf706.html>

- 回路図やサンプルプログラムは、以下のサイトを参照ください。

<http://kaneko-sys.co.jp/support/>

1.1 パッケージ内容

UCB-BF706 のパッケージには、以下が含まれます。

表 1 パッケージ内容

| 内容 | 数量 |
|---------------|-----|
| UCB-BF706 ボード | 1 枚 |

2 ハードウェア・リファレンス

2.1 製品外観

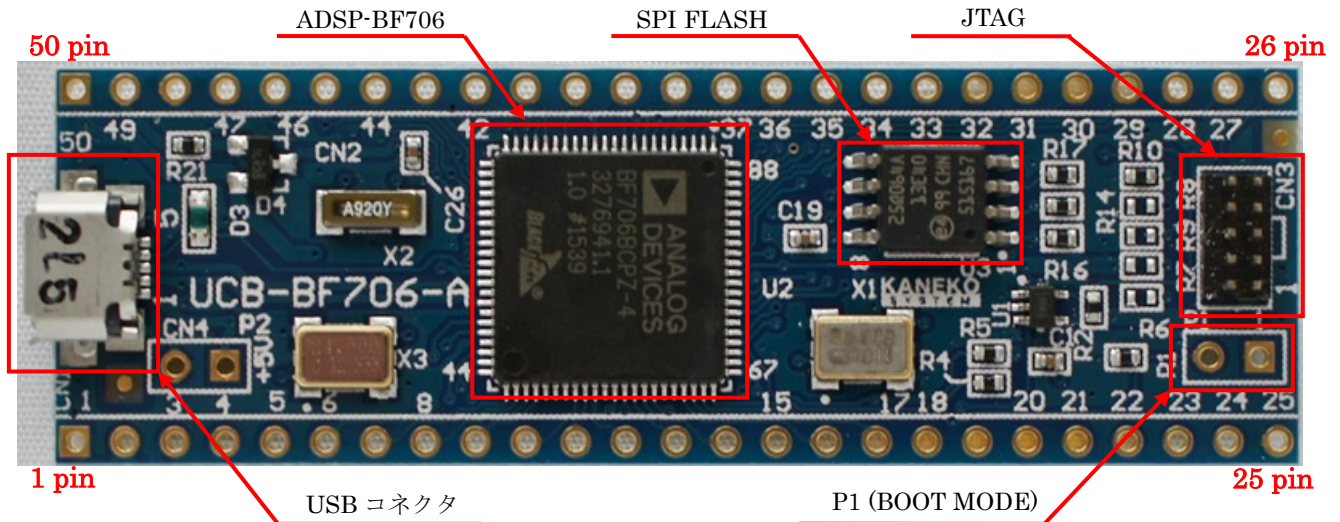


図 1 表面写真

2.2 ブロック図

ここでは、UCB-BF706 ボード上のプロセッサの構成を説明します。

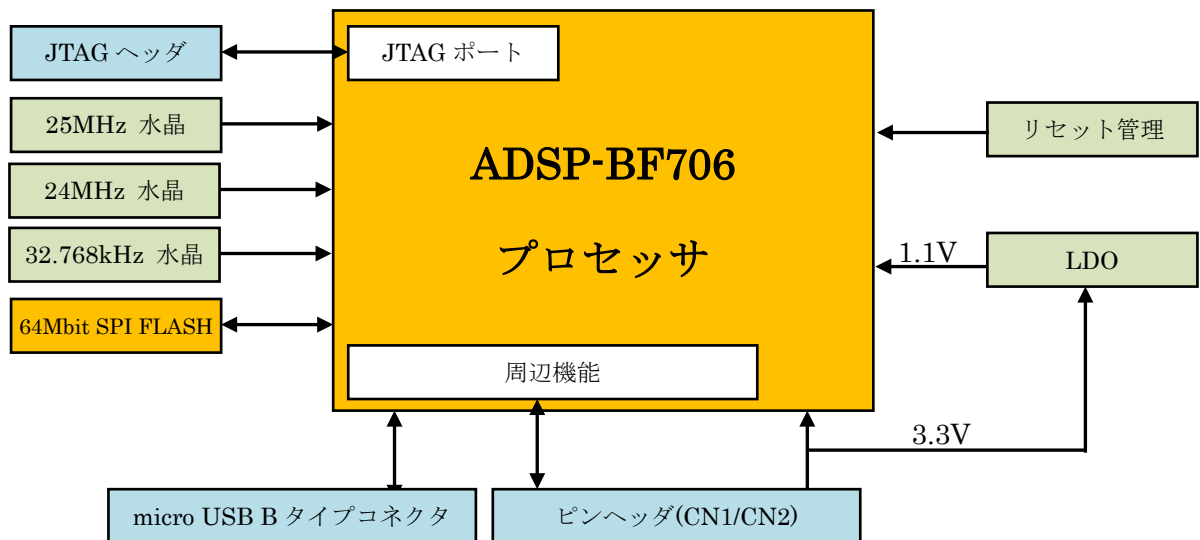


図 2 簡易ブロック図

UCB-BF706 は、ADSP-BF706 Blackfin プロセッサを中心に、動作に最低限必要となる以下の機能で構成されています。

- JTAG コネクタ (2×5 列ハーフピッチ)
- 64M ビット SPI FLASH
- 25MHz 水晶
- 24MHz 水晶 (USB 用)
- 32.7680kHz 水晶 (RTC 用)
- 1.1V LDO
- リセット管理 (リセットスーパーバイザ)

2.3 外形寸法

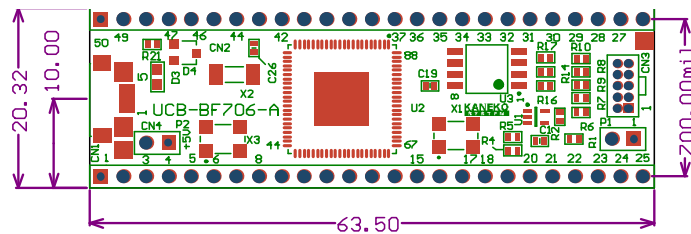


図 3 基板外形図

2.4 電気特性

表 2 電気特性

| 項目 | 条件 | 記号 | min | typ | max |
|---------------------------|------------------------|---------|-------|---------|-------|
| 供給電圧 | — | VCC_3V3 | 3.13V | 3.3V | 3.47V |
| RTC バックアップ電源 | — | VCC_RTC | 2.0V | 3.3V | 3.47V |
| 3.3V 供給時の消費電流 (実測・参考値) | JTAG デバッグ中 待機している状態 | ICC1 | — | 98.8mA | — |
| | while(1)実行状態 | ICC2 | — | 128.9mA | — |

※ベースボードからの供給電流は余裕をもった設計にしてください。

2.5 ブートモードの設定

P1 で ADSP-BF706 のブートモードの設定を行います。P1 は SYS_BMODE1 の論理を決定し、オープン状態で SPI2 MASTER BOOT に設定されます。SYS_BMODE0 は'H'に固定されています。

ブートモードの詳細は、アナログ・デバイセズ社「ADSP-BF70x Blackfin Processor Hardware Reference」を参照ください。

表 3 ブートモードの対応

| SYS_BMODE 設定 | P1 の状態 |
|--------------------|--------|
| 00 Idle/No Boot | 設定不可 |
| 01 SPI2 Master | オープン |
| 10 SPI2 Slave | 設定不可 |
| 11 UART0 Slave | ショート |

2.6 CN1/CN2 コネクタ仕様

※ 各表の入出力は、ADSP-BF706 からみたもので、信号名の最後に # が付く名前は、負論理（Low アクティブ）であることを示します。

※ 各ピンの詳細は、アナログ・デバイセズ社「ADSP-BF70x Blackfin Processor Hardware Reference」を参照ください。

表 4 CN1 コネクタ仕様

| ピン番号 | 信号名 | 入出力 | 説明 |
|------|-------|-----|----|
| 1 | PB_09 | 入出力 | |
| 2 | PB_08 | 入出力 | |
| 3 | PB_07 | 入出力 | |
| 4 | PB_06 | 入出力 | |
| 5 | PB_05 | 入出力 | |
| 6 | PB_04 | 入出力 | |
| 7 | PB_03 | 入出力 | |
| 8 | PB_02 | 入出力 | |
| 9 | PB_01 | 入出力 | |

| | | | |
|----|-------|-----|---|
| 10 | PB_00 | 入出力 | |
| 11 | PA_15 | 入出力 | |
| 12 | PA_14 | 入出力 | |
| 13 | PA_13 | 入出力 | |
| 14 | PA_12 | 入出力 | |
| 15 | PA_11 | 入出力 | |
| 16 | PA_10 | 入出力 | |
| 17 | PA_09 | 入出力 | |
| 18 | PA_08 | 入出力 | |
| 19 | PA_07 | 入出力 | |
| 20 | PA_06 | 入出力 | |
| 21 | PA_05 | 入出力 | |
| 22 | PA_04 | 入出力 | |
| 23 | PA_03 | 入出力 | JTAG_TCK 4.7kΩの抵抗で VCC_EXT にプルアップされています。 JTAG-ICE の TCK ピンに接続してください |
| 24 | PA_02 | 入出力 | SYS_NMI_RESOUT# 4.7kΩの抵抗で VCC_EXT にプルアップされています。 |
| 25 | GND | — | 電源グラウンド |

表 5 CN2 コネクタ仕様

| ピン番号 | 信号名 | 入出力 | 説明 |
|------|-----------|-----|--|
| 26 | RESET_IN# | 入力 | リセット入力 4.7kΩの抵抗で VCC_3V3 にプルアップされています 未使用時はオープンにしてください |
| 27 | SYS_NMI# | 入力 | NMI 入力 4.7kΩの抵抗で VCC_3V3 にプルアップされています 未使用時はオープンにしてください |
| 28 | PA_01 | 入出力 | |
| 29 | PA_00 | 入出力 | |
| 30 | PC_10 | 入出力 | |
| 31 | PC_09 | 入出力 | |
| 32 | PC_08 | 入出力 | |
| 33 | PC_07 | 入出力 | |
| 34 | PC_06 | 入出力 | |
| 35 | PC_05 | 入出力 | |
| 36 | PC_04 | 入出力 | |
| 37 | PC_03 | 入出力 | |

| | | | |
|----|----------|-----|---|
| 38 | PC_02 | 入出力 | |
| 39 | PC_01 | 入出力 | |
| 40 | PC_00 | 入出力 | |
| 41 | TWI0_SDA | 入出力 | I2C バスデータ信号 2kΩの抵抗で VCC_3V3 にプルアップされています |
| 42 | TWI0_SCL | 入出力 | I2C バスデータ信号 2kΩの抵抗で VCC_3V3 にプルアップされています |
| 43 | PB_10 | 入出力 | SPI FLASH の SCK に接続されています 4.7kΩの抵抗で GND にプルダウンされています |
| 44 | PB_11 | 入出力 | SPI FLASH の DO に接続されています 4.7kΩの抵抗で VCC_3V3 にプルアップされています |
| 45 | PB_12 | 入出力 | SPI FLASH の DI に接続されています 4.7kΩの抵抗で VCC_3V3 にプルアップされています |
| 46 | PB_13 | 入出力 | |
| 47 | PB_14 | 入出力 | |
| 48 | GND | — | 電源グラウンド |
| 49 | VCC_RTC | — | RTC 用バックアップ電源(2.0V~3.47V) 基板側で 3.3V 電源とダイオードで接続されているため、RTC を保存しない場合、未接続にしてください |
| 50 | VCC_3V3 | — | 3.3V 電源 |

2.7 JTAG

UCB-BF706 には、以下の JTAG-ICE を使用することが可能です。

表 6 JTAG-ICE

| 製品名 | 備考 |
|---------------------------------|---|
| Analog Devices ADZS-ICE-2000 | http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html |
| Analog Devices ADZS-ICE-1000 | http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html |

2.8 SPI FLASH の書き換え

ボードに搭載のフラッシュメモリを書き換える場合、CrossCore Embedded Studio の `cldp.exe` をコマンドラインよりご利用ください。gcc toolchain からの書き込みはサポートしていません。コマンド例は次の通りです。

```
"C:¥Analog Devices¥CrossCore Embedded Studio 2.0.0¥cldp.exe" -cmd prog -file 対象ファイル名(ldr ファイル) -erase affected -driver "D:¥ ucb-bf706_n25q064a13e_dpia.dxe" -emu 1000 -proc ADSP-BF706 -format bin
```

-emu オプションは、ご利用の JTAG-ICE によって変更してください。

表 7 -emu オプション

| オプション名 | 対象 JTAG-ICE |
|-----------|---------------|
| -emu 2000 | ADZS-ICE-2000 |
| -emu 1000 | ADZS-ICE-1000 |

ドライバ(ucb-bf706_n25q064a13e_dpia.dxe)は、弊社サポートページよりダウンロードをお願いいたします。なお、ドライバのソースコードは、CrossCore Embedded Studio のソフトウェアライセンスの都合で公開しておりません。ご希望の方は、お手数ですが弊社までお問い合わせください。

3 更新履歴

| 版 | 更新日 | 更新内容 |
|-------|------------|------------|
| 第 1 版 | 2015/09/26 | 初版発行 |
| 第 2 版 | 2015/10/31 | 図 1 写真入れ替え |