

UCB-BF707
ユーザーズマニュアル
第1版

金子システム株式会社

ご注意

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、当社ホームページを通じて公開される情報を参照ください。
2. 当社から提供する情報の正確性と信頼性には万全を尽くしていますが、誤りがないことを保証するものではありません。当社はその使用に対する責任を一切負いません。その使用によって第三者の特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
3. 本資料は、当社の書面による事前の明示同意がない限り、いかなる形式でも複製できません。
4. 当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。

目次

1	はじめに.....	3
1.1	パッケージ内容.....	3
2	ハードウェア・リファレンス.....	4
2.1	製品外観.....	4
2.2	ブロック図.....	4
2.3	外形寸法.....	5
2.4	電気特性.....	6
2.5	ブートモードの設定.....	6
2.6	CN1/CN2 コネクタ仕様.....	7
2.7	CrossCore Embedded Studio の設定.....	11
2.8	JTAG.....	11
2.9	SPI FLASH の書き換え.....	12
3	更新履歴.....	12

1 はじめに

このたびは当社製品をご購入いただき、ありがとうございます。

本製品は、アナログ・デバイセズ社 DSP である Blackfin ADSP-BF707 を使用した CPU ボードです。本製品 UCB-BF707 の特徴は以下の通りです。

- 65mm(横)×44mm(縦)×1.6mm(基板厚)と小型です
- 2.54mm ピッチコネクタなので、ユニバーサル基板にて実験が可能です
- Blackfin の動作に必要な電源は基板にて生成するため、3.3V を供給すれば動作いたします
- 1.8V I/O 電圧に対応可能
- 256M バイトの DDR2 SDRAM を搭載しているため、OS や大きなサイズのプログラムやデータを保持することができます。
- SPI フラッシュメモリ搭載なので、外部データの保存も可能です

また、ADSP-BF707 プロセッサの特徴は以下の通りです。

- 最大 400MHz コアクロックで動作し、デュアル 16 ビット演算または、シングル 32 ビット演算が可能な MAC(積和演算器)を搭載
- 遅延なしで動作可能な L1 SRAM を 136k バイト内蔵
- 1M バイトの L2 SRAM を内蔵
- SPI、I2C、SPORT、PPI、USB、CAN、SD/SDIO 等の豊富なペリフェラルを内蔵
- 16 個のペリフェラル DMA チャンネルと、3 個のメモリ間 DMA チャンネル
- 184 ピン BGA パッケージ

詳細は、アナログ・デバイセズ社の ADSP-BF707 のサイトを参照ください。

<http://www.analog.com/jp/products/processors-dsp/blackfin/adsp-bf707.html>

- 回路図やサンプルプログラムは、以下のサイトを参照ください。

<http://kaneko-sys.co.jp/support/>

1.1 パッケージ内容

UCB-BF707 のパッケージには、以下が含まれます。

表 1 パッケージ内容

内容	数量
UCB-BF707 ボード	1 枚

2 ハードウェア・リファレンス

2.1 製品外観

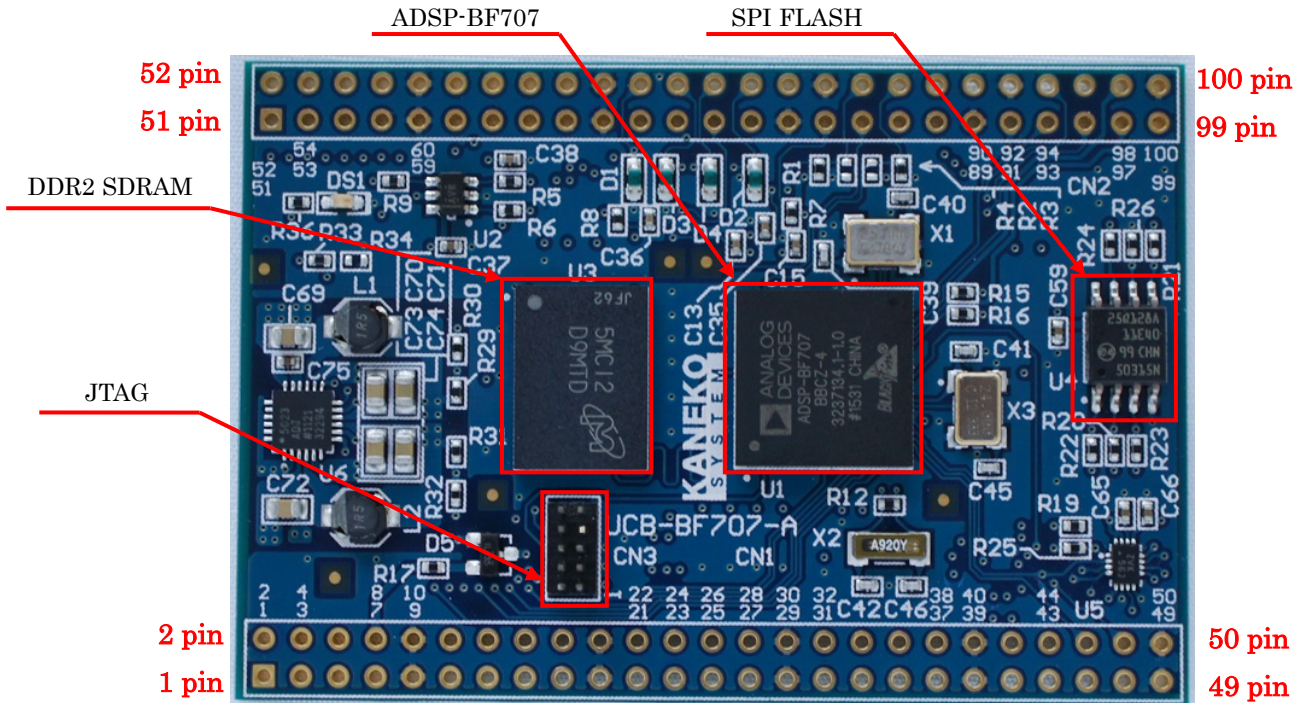


図 1 表面写真

2.2 ブロック図

ここでは、UCB-BF707 ボード上のプロセッサの構成を説明します。

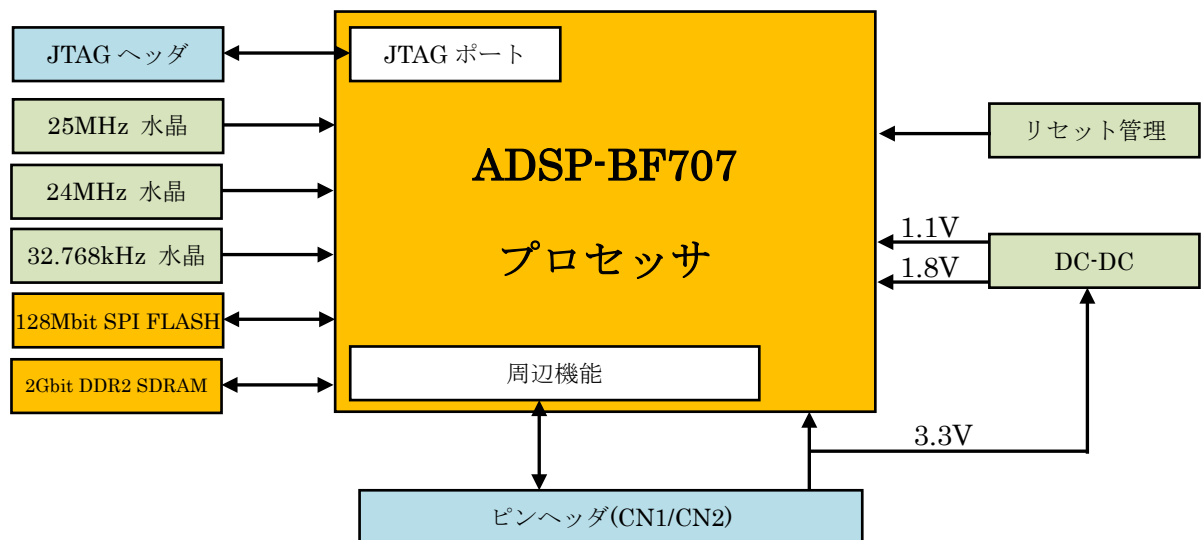


図 2 簡易ブロック図

UCB-BF707は、ADSP-BF707 Blackfin プロセッサを中心に、動作に最低限必要となる以下の機能で構成されています。

- JTAG コネクタ (2×5 列ハーフピッチ)
- 128M ビット SPI FLASH
- 25MHz 水晶
- 24MHz 水晶 (USB 用)
- 32.768kHz 水晶 (RTC 用)
- 1.1V/1.8V DC-DC
- リセット管理 (リセットスーパーバイザ)

2.3 外形寸法

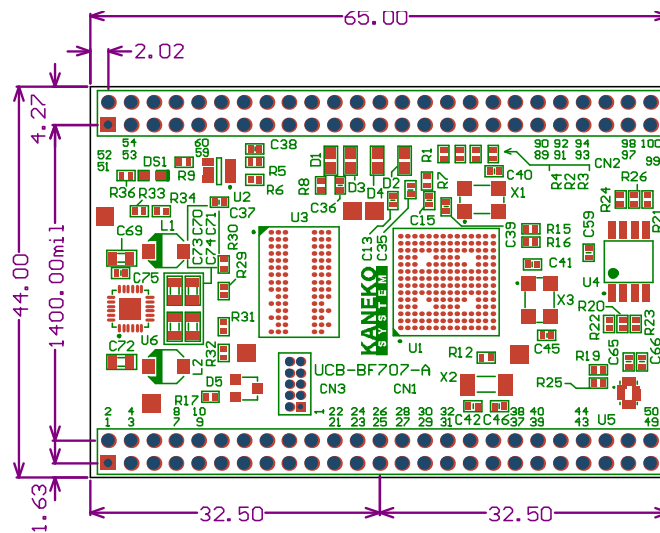


図 3 基板外形図

2.4 電気特性

表 2 電気特性

項目	条件	記号	min	typ	max
供給電圧	—	VCC_3V3	3.13V	3.3V	3.47V
IO 電圧 1.8V or 3.3V	—	VCC_EXT	1.7V	1.8V	1.9V
			3.13V	3.3V	3.47V
RTC バックアップ電源	—	VCC_RTC	2.0V	3.3V	3.47V
ADC 用アナログ電源	—	AVCC_3V3	3.13V	3.3V	3.47V
3.3V 供給時の消費電流 (実測・参考値) CCLK:400MHz SCLK0:100MHz SCLK1:200MHz DCLK:200MHz	JTAG デバッグ中 待機している状態 (SDRAM 有効)	ICC1	—	72.0mA	—
	while(1)実行状態 (SDRAM 有効)	ICC2	—	85.7mA	—
	SDRAM にリード/ ライトを繰り返して いる状態	ICC3	98.4mA	101.8mA	114.7mA

※ベースボードからの供給電流は余裕をもった設計にしてください。

2.5 ブートモードの設定

SYS_BMODE0(CN2 84 ピン)/SYS_BMODE1(CN2 86 ピン)で ADSP-BF707 のブートモードの設定を行います。デフォルト (オープンの状態) では SPI2 MASTER BOOT に設定されます。

ブートモードの詳細は、アナログ・デバイセズ社「ADSP-BF70x Blackfin Processor Hardware Reference」を参照ください。

表 3 ブートモードの対応

SYS_BMODE 設定	備考
00 Idle/No Boot	SYS_BMODE1 = 'L' SYS_BMODE0 = 'L'
01 SPI2 Master	SYS_BMODE1 = 'L' SYS_BMODE0 = 'H' (デフォルト設定)
10 SPI2 Slave	SYS_BMODE1 = 'H' SYS_BMODE0 = 'L'
11 UART0 Slave	SYS_BMODE1 = 'H' SYS_BMODE0 = 'H'

2.6 CN1/CN2 コネクタ仕様

※ 各表の入出力は、ADSP-BF707 からみたもので、信号名の最後に # が付く名前は、負論理 (Low アクティブ) であることを示します。

※ 各ピンの詳細は、アナログ・デバイセズ社「ADSP-BF70x Blackfin Processor Hardware Reference」を参照ください。

表 4 CN1 コネクタ仕様

ピン番号	信号名	入出力	説明
1	VCC_3V3	—	3.3V 電源
2	VCC_3V3	—	3.3V 電源
3	VCC_EXT	—	IO 電源 (1.8V 又は 3.3V)
4	VCC_EXT	—	IO 電源 (1.8V 又は 3.3V)
5	VCC_1V8	—	基板上 DC-DC の 1.8V 出力 です。電源を入力しないでください。VCC_EXT に接続し、IO 電源として使用できます。使用しない場合はオープンにしてください。
6	VCC_1V8	—	
7	VCC_RTC	—	RTC 用バックアップ電源(2.0V~3.47V)
8	VCC_RTC	—	基板側で 3.3V 電源とダイオードで接続されているため、RTC を保存しない場合、未接続にしてください
9	GND	—	電源グラウンド
10	GND	—	電源グラウンド
11	PC_00	入出力	
12	PC_01	入出力	
13	PC_02	入出力	
14	PC_03	入出力	
15	PC_04	入出力	
16	PC_05	入出力	
17	PC_06	入出力	
18	PC_07	入出力	
19	GND	—	電源グラウンド
20	GND	—	電源グラウンド
21	PC_08	入出力	
22	PC_09	入出力	
23	PC_10	入出力	
24	PC_11	入出力	
25	PC_12	入出力	
26	PC_13	入出力	

27	PC_14	入出力	
28	NC	—	未接続
29	GND	—	電源グラウンド
30	GND	—	電源グラウンド
31	PB_00	入出力	
32	PB_01	入出力	
33	PB_02	入出力	
34	PB_03	入出力	
35	PB_04	入出力	
36	PB_05	入出力	
37	PB_06	入出力	
38	PB_07	入出力	
39	GND	—	電源グラウンド
40	GND	—	電源グラウンド
41	PB_08	入出力	
42	PB_09	入出力	
43	PB_10	入出力	バッファ(U5)を経由し、SPI FLASH の SCK に接続されています
44	PB_11	入出力	バッファ(U5)を経由し、SPI FLASH の DO に接続されています
45	PB_12	入出力	バッファ(U5)を経由し、SPI FLASH の DI に接続されています
46	PB_13	入出力	
47	PB_14	入出力	
48	PB_15	入出力	バッファ(U5)を経由し、SPI FLASH の DI に接続されています SPI FLASH を無効にして、このピンを他の機能に割り当てる場合、R25 を取り外してください
49	GND	—	電源グラウンド
50	GND	—	電源グラウンド

表 5 CN2 コネクタ仕様

ピン番号	信号名	入出力	説明
51	PA_00	入出力	
52	PA_01	入出力	
53	PA_02	入出力	
54	PA_03	入出力	

55	PA_04	入出力	
56	PA_05	入出力	
57	PA_06	入出力	
58	PA_07	入出力	
59	GND	—	電源グラウンド
60	GND	—	電源グラウンド
61	PA_08	入出力	
62	PA_09	入出力	
63	PA_10	入出力	
64	PA_11	入出力	
65	PA_12	入出力	
66	PA_13	入出力	
67	PA_14	入出力	
68	PA_15	入出力	
69	GND	—	電源グラウンド
70	GND	—	電源グラウンド
71	TWI0_SCL	入出力	I2C バスデータ信号 2kΩの抵抗で VCC_3V3 にプルアップされています
72	USB0_VBUS	入力	
73	TWI0_SDA	入出力	I2C バスデータ信号 2kΩの抵抗で VCC_3V3 にプルアップされています
74	USB0_DM	入出力	
75	SYS_NMI#	入力	NMI 入力 4.7kΩで VCC_EXT にプルアップされています
76	USB0_DP	入出力	
77	SYS_RESOUT#	出力	
78	USB0_ID	入力	
79	GND	—	電源グラウンド
80	USB0_VBC	出力	
81	SYS_FAULT#	入出力	4.7kΩで VCC_EXT にプルアップされています
82	GND	—	電源グラウンド
83	SYS_EXTWAKE	出力	
84	SYS_BMODE0	入力	2.5 ブートモードの設定 参照
85	SYS_CLKOUT	出力	
86	SYS_BMODE1	入力	2.5 ブートモードの設定 参照
87	FLASH_WP#	入力	SPI FLASH ライトプロテクトピン GNDに接続すると有効になります。4.7kΩで VCC_1V8 にプルアップされています。使用しない場合はオープン

			にしてください。
88	RESET_IN#	入力	リセットスーパーバイザ (U2) へのリセット入力
89	GND	—	電源グラウンド
90	RESET_OUT#	出力	リセットスーパーバイザ (U2) のリセット出力
91	ADC0_VIN0	入力	ADSP-BF707 内蔵 ADC 入力 0
92	GND	—	電源グラウンド
93	ADC0_VIN1	入力	ADSP-BF707 内蔵 ADC 入力 1
94	ADC0_VIN2	入力	ADSP-BF707 内蔵 ADC 入力 2
95	ADC0_VIN3	入力	ADSP-BF707 内蔵 ADC 入力 3
96	AVCC_3V3	—	ADC 用アナログ電源 F1 (チップビーズ) を経由して、VCC_3V3 と接続されています。電源を分離する場合は、F1 を取り外してください
97	ADC0_VREFN	—	ADC 用リファレンス電圧-側 R16 (0Ω) を介して、AGND と接続されています。電圧を変更する場合は、R16 を取り外してください
98	ADC0_VREFP	—	ADC 用リファレンス電圧+側 R15 (0Ω) を介して、AVCC_3V3 と接続されています 電圧を変更する場合は、R15 を取り外してください
99	AGND	—	アナログ電源グラウンド R35 (0Ω) を経由して、GND と接続されています GND を分離する場合は、R35 を取り外してください
100	GND	—	電源グラウンド

2.7 CrossCore Embedded Studio の設定

CrossCore Embedded Studio 上にて JTAG を使ったデバッグ時、DDR2 SDRAM にコードやデータを配置する場合、Custom Board Support の設定を有効にする必要があります。

Debug 設定から、Debug Configurations を開き、Custom Board Support タブにて、XML ファイルの設定を行ってください。XML ファイルは下記よりダウンロードをお願いします。

http://kaneko-sys.co.jp/support/ucb-bf707/ucb-bf707-a_cces.zip

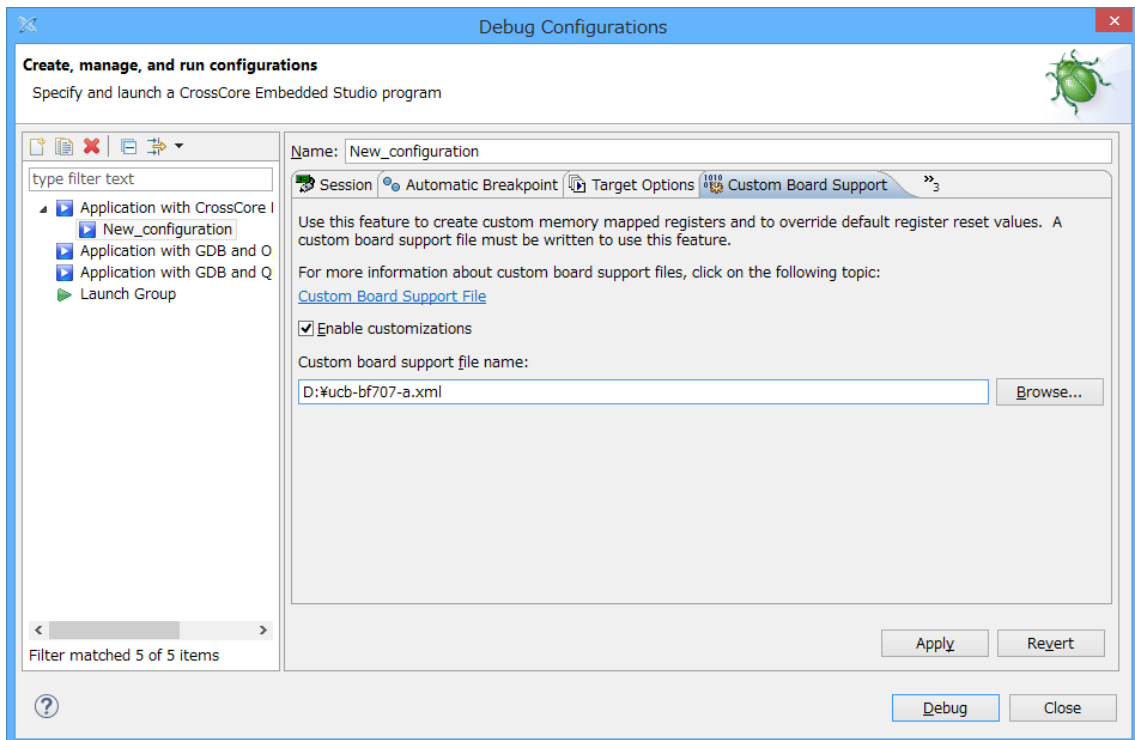


図 4 Debug Configurations

2.8 JTAG

UCB-BF707 には、以下の JTAG-ICE を使用することが可能です。

表 6 JTAG-ICE

製品名	備考
Analog Devices ADZS-ICE-2000	http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html
Analog Devices ADZS-ICE-1000	http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html

2.9 SPI FLASH の書き換え

ボードに搭載のフラッシュメモリを書き換える場合、CrossCore Embedded Studio の cldp.exe をコマンドラインよりご利用ください。gcc toolchain からの書き込みはサポートしていません。コマンド例は次の通りです。

```
"C:¥Analog Devices¥CrossCore Embedded Studio 2.0.0¥cldp.exe" -cmd prog -file 対象ファイル名 (ldr ファイル) -erase affected -driver "D:¥ ucb-bf707_n25q128a13e_dpia.dxe" -emu 1000 -proc ADSP-BF707 -format bin
```

-emu オプションは、ご利用の JTAG-ICE によって変更してください。

表 7 -emu オプション

オプション名	対象 JTAG-ICE
-emu 2000	ADZS-ICE-2000
-emu 1000	ADZS-ICE-1000

ドライバ(ucb-bf707_n25q128a13e_dpia.dxe)は、弊社サポートページよりダウンロードをお願いします。なお、ドライバのソースコードは、CrossCore Embedded Studio のソフトウェアライセンスの都合で公開しておりません。ご希望の方は、お手数ですが弊社までお問い合わせください。

3 更新履歴

版	更新日	更新内容
第 1 版	2015/09/26	初版発行