

**UCB-SC571**  
**ユーザーズマニュアル**  
**第 1 版**

金子システム株式会社

## ご注意

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、当社ホームページを通じて公開される情報を参照ください。
2. 当社から提供する情報の正確性と信頼性には万全を尽くしていますが、誤りがないことを保証するものではありません。当社はその使用に対する責任を一切負いません。その使用によって第三者の特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
3. 本資料は、当社の書面による事前の明示同意がない限り、いかなる形式でも複製できません。
4. 当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。

## 目次

1	はじめに.....	3
1.1	パッケージ内容.....	3
2	ハードウェア・リファレンス.....	4
2.1	製品外観.....	4
2.2	ブロック図.....	4
2.3	外形寸法.....	5
2.4	電気特性.....	6
2.5	ブートモードの設定.....	6
2.6	CN1～CN2 コネクタ仕様.....	6
2.7	JTAG.....	10
2.8	CrossCore Embedded Studio での ldr ファイル作成.....	11
2.9	SPI FLASH の書き換え.....	11
3	更新履歴.....	12

## 1 はじめに

このたびは当社製品をご購入いただき、ありがとうございます。

本製品は、Analog Devices 社 SHARC+プロセッサ ADSP-SC571 を使用した DSP モジュールです。SHARC コアが新しくなり、倍精度浮動小数演算対応となり、より高速演算ができるようになりました。画像やオーディオなどの信号処理用途に最適です。

本製品 UCB-SC571 の特徴は以下の通りです。

- 77mm(横)×44mm(縦)×1.6mm(基板厚)
- 2.54mm ピッチコネクタなので、ユニバーサル基板にて実験が可能です
- SHARC+の動作に必要な電源は基板にて生成するため、3.3V を供給すれば動作いたします
- 128M バイト SPI フラッシュメモリ搭載なので、外部データの保存も可能です

また、ADSP-SC571 プロセッサの特徴は以下の通りです。

- デュアルコア SHARC+と ARM Cortex-A5 SoC
- SHARC+コア：最大 450MHz、パリティ付き 384k バイト/コアの L1 SRAM
- ARM コア：最大 450MHz、Cortex-A5 (NEON/FPU 内蔵)
- ECC 保護付き 1M バイトの L2 SRAM
- FIR/IIR アクセラレータ内蔵
- SPORT/SPDIF/ASRC/PCG/I2C/SPI/CAN/UART/PPI/GPTIMER/GP COUNTER/WDT/ADC の豊富なペリフェラルを内蔵
- 39 個の DMA チャンネル
- 176 ピン LQFP パッケージ

詳細は、アナログ・デバイセズ社の ADSP-SC571 のサイトを参照ください。

<http://www.analog.com/jp/products/adsp-sc571.html>

- 回路図やサンプルプログラムは、以下のサイトを参照ください。

<http://kaneko-sys.co.jp/support/>

### 1.1 パッケージ内容

UCB-SC571 のパッケージには、以下が含まれます。

表 1 パッケージ内容

内容	数量
UCB-SC571 ボード	1 枚

## 2 ハードウェア・リファレンス

### 2.1 製品外観

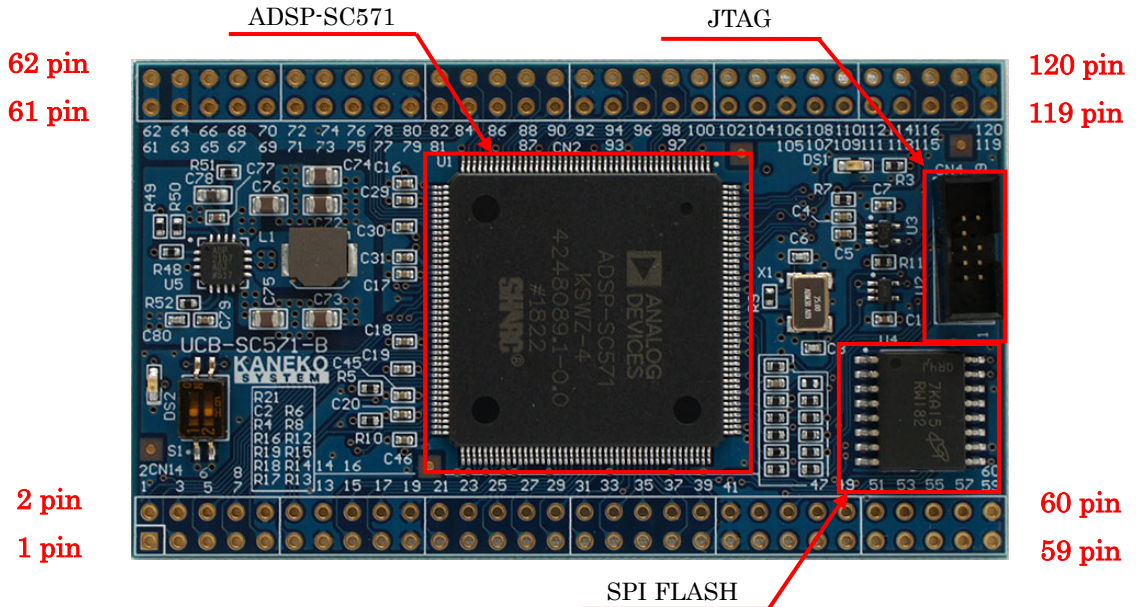


図 1 表面写真

### 2.2 ブロック図

ここでは、UCB-SC571 ボード上のプロセッサの構成を説明します。

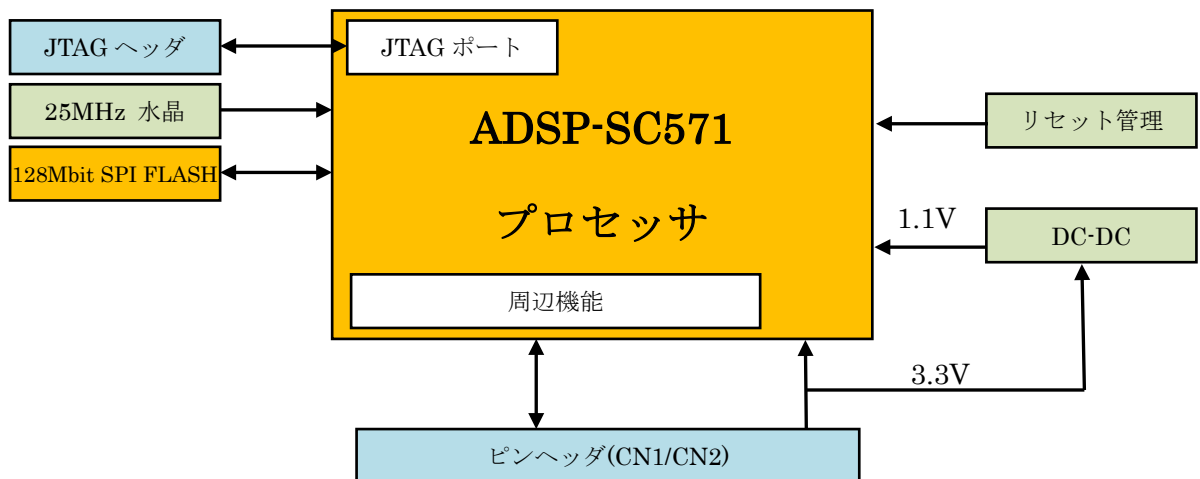


図 2 簡易ブロック図

UCB-SC571 は、ADSP-SC571 プロセッサを中心に、動作に最低限必要となる以下の機能で構成されています。

- JTAG コネクタ (2×5 列 2.54mm ピッチ)
- 128M ビット SPI FLASH
- 25MHz 水晶
- 1.1V DC-DC
- リセット管理 (リセットスーパーバイザ)

### 2.3 外形寸法

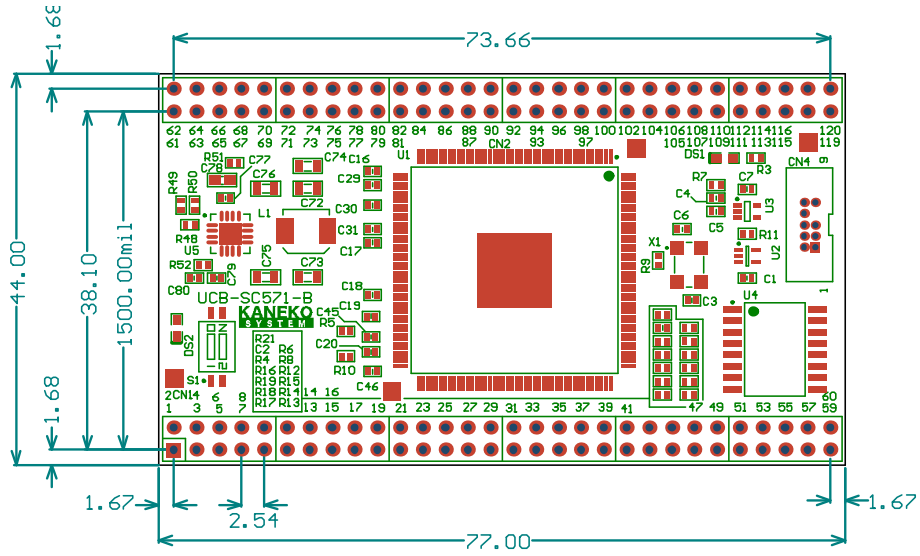


図 3 基板外形図

## 2.4 電気特性

表 2 電気特性

項目	条件	記号	min	typ	max
供給電圧	—	+3V3D	3.13V	3.3V	3.47V
3.3V 供給時の消費電流 (実測・参考値)	JTAG デバッグ中 待機している状態	ICC1	—		—
CCLK:450MHz/コア SCLK:225MHz SCLK0:112.5MHz SCLK1:112.5MHz	while(1)実行状態 (全コア)	ICC2	—		—

※ベースボードからの供給電流は余裕をもった設計にしてください。

## 2.5 ブートモードの設定

SYS\_BMODE0(86ピン)～SYS\_BMODE2(87ピン)でADSP-SC571のブートモードの設定を行います。デフォルト(S1 1～2ピンOFFの状態)ではUART0 Slaveに設定されます。

ブートモードの詳細は、アナログ・デバイセズ社「ADSP-SC57x/ADSP-2157x SHARC+ Processor Hardware Reference」を参照ください。

表 3 ブートモードの対応

SYS_BMODE 設定	S1 設定		備考
	1	2	
00 No Boot	ON	ON	SYS_BMODE1 = 'L' SYS_BMODE0 = 'L'
01 SPI2 Master	ON	OFF	SYS_BMODE1 = 'L' SYS_BMODE0 = 'H'
10 SPI2 Slave	OFF	ON	SYS_BMODE1 = 'H' SYS_BMODE0 = 'L'
11 UART0 Slave	OFF	OFF	SYS_BMODE1 = 'H' SYS_BMODE0 = 'H'

## 2.6 CN1～CN2 コネクタ仕様

※ 各表の入出力は、ADSP-SC571 からみたもので、信号名の最後に # が付く名前は、負論理 (Low アクティブ) であることを示します。

※ 各ピンの詳細は、アナログ・デバイセズ社「ADSP-SC57x/ADSP-2157x SHARC+ Processor Hardware Reference」を参照ください。

表 4 CN1 コネクタ仕様

ピン番号	信号名	入出力	説明
1	PA_08	I/O	
2	PA_07	I/O	
3	PA_06	I/O	
4	PA_05	I/O	
5	PA_04	I/O	
6	PA_03	I/O	
7	PA_02	I/O	
8	PA_01	I/O	
9	PA_00	I/O	
10	GND	—	電源グラウンド
11	SYS_RESOUT#	Output	ボードリセット出力信号
12	SYS_FAULT#	I/O	10kΩでプルアップされています
13	GND	—	電源グラウンド
14	HADC0_VREFP	Input	F2を通じて+3V3Dに接続されています 未使用の場合は未接続にしてください
15	HADC0_VIN0	Input	
16	HADC0_VIN1	Input	
17	HADC0_VIN2	Input	
18	HADC0_VIN3	Input	
19	GND	—	電源グラウンド
20	GND	—	電源グラウンド
21	DAI0_PIN20	I/O	
22	DAI0_PIN19	I/O	
23	DAI0_PIN18	I/O	
24	DAI0_PIN17	I/O	
25	DAI0_PIN16	I/O	
26	DAI0_PIN15	I/O	
27	DAI0_PIN14	I/O	
28	DAI0_PIN13	I/O	
29	DAI0_PIN12	I/O	
30	DAI0_PIN11	I/O	
31	DAI0_PIN10	I/O	
32	DAI0_PIN09	I/O	

33	DAI0_PIN08	I/O	
34	DAI0_PIN07	I/O	
35	DAI0_PIN06	I/O	
36	DAI0_PIN05	I/O	
37	DAI0_PIN04	I/O	
38	DAI0_PIN03	I/O	
39	DAI0_PIN02	I/O	
40	DAI0_PIN01	I/O	
41	GND	—	電源グラウンド
42	GND	—	電源グラウンド
43	PB_15_SPI2_SEL1#	I/O	10kΩでプルアップされています SPI Flash(U4)に接続されています
44	PB_14_SPI2_CLK	I/O	10kΩでプルアップされています SPI Flash(U4)に接続されています
45	PB_13_SPI2_D3	I/O	10kΩでプルアップされています SPI Flash(U4)に接続されています
46	PB_12_SPI2_D2	I/O	10kΩでプルアップされています SPI Flash(U4)に接続されています
47	PB_11_SPI2_MOSI	I/O	10kΩでプルアップされています SPI Flash(U4)に接続されています
48	PB_10_SPI2_MISO	I/O	10kΩでプルアップされています SPI Flash(U4)に接続されています
49	PB_09	I/O	
50	PB_08	I/O	
51	PB_07	I/O	
52	PB_06	I/O	
53	PB_05	I/O	
54	PB_04	I/O	
55	PB_03	I/O	
56	PB_02	I/O	
57	PB_01	I/O	
58	PB_00	I/O	
59	GND	—	電源グラウンド
60	GND	—	電源グラウンド



表 5 CN2 コネクタ仕様

ピン番号	信号名	入出力	説明
61	+3V3D	—	3.3V 入力
62	+3V3D	—	3.3V 入力
63	+3V3D	—	3.3V 入力
64	+3V3D	—	3.3V 入力
65	GND	—	電源グラウンド
66	GND	—	電源グラウンド
67	PD_00	I/O	
68	PD_01	I/O	
69	PD_02	I/O	
70	PD_03	I/O	
71	PD_04	I/O	
72	GND	—	電源グラウンド
73	TW2_SCL	I/O	
74	TW2_SDA	I/O	
75	TW1_SCL	I/O	
76	TW1_SDA	I/O	
77	TW0_SCL	I/O	
78	TW0_SDA	I/O	
79	GND	—	電源グラウンド
80	PD_05	I/O	
81	PD_06	I/O	
82	PD_07	I/O	
83	PD_08	I/O	
84	PD_09	I/O	
85	PD_10	I/O	
86	PD_11	I/O	
87	PD_12	I/O	
88	PD_13	I/O	
89	PD_14	I/O	
90	PD_15	I/O	
91	GND	—	電源グラウンド
92	GND	—	電源グラウンド
93	PC_00	I/O	
94	PC_01	I/O	

95	PC_02	I/O	
96	PC_03	I/O	
97	PC_04	I/O	
98	PC_05	I/O	
99	PC_06	I/O	
100	PC_07	I/O	
101	PC_08	I/O	
102	PC_09	I/O	
103	PC_10	I/O	
104	PC_11	I/O	
105	GND	—	電源グラウンド
106	GND	—	電源グラウンド
107	PC_12	I/O	
108	PC_13	I/O	
109	PC_14	I/O	
110	PC_15	I/O	
111	PA_09	I/O	
112	PA_10	I/O	
113	PA_11	I/O	
114	PA_12	I/O	
115	PA_13	I/O	
116	PA_14	I/O	
117	PA_15	I/O	
118	SYS_HWRST_IN#	Input	ボードリセット入力です 10kΩでプルアップされています
119	GND	—	電源グラウンド
120	GND	—	電源グラウンド

## 2.7 JTAG

UCB-SC571 には、以下の JTAG-ICE を使用することが可能です。

表 6 JTAG-ICE

製品名	備考
Analog Devices ADZS-ICE-2000	<a href="http://www.analog.com/jp/design-center/evaluation-hardware-and-software/evaluation-boards-kits/emulators.html">http://www.analog.com/jp/design-center/evaluation-hardware-and-software/evaluation-boards-kits/emulators.html</a>
Analog Devices ADZS-ICE-1000	<a href="http://www.analog.com/jp/design-center/evaluation-hardware-and-software/evaluation-boards-kits/emulators.html">http://www.analog.com/jp/design-center/evaluation-hardware-and-software/evaluation-boards-kits/emulators.html</a>

## 2.8 CrossCore Embedded Studio での ldr ファイル作成

ボードに搭載のフラッシュメモリからコールドブートする場合、コマンドラインより ldr ファイルを作成します。コマンド例は次の通りです。

```
"C:\¥Analog Devices¥CrossCore Embedded Studio 2.8.1¥elfloader.exe" -proc ADSP-SC571
-init "ucb_sc571_init_Core0" -core0="コア 0 用の ELF ファイル(例:D:\¥led_Core0)" -NoFinalTag="コア 0 用の ELF ファイル名(例:led_Core0)" -core1="コア 1 用の ELF ファイル(例:C:\¥led_Core1.dxe)" -NoFinalTag="コア 1 用の ELF ファイル名(例:led_Core1.dxe)" -core2="コア 2 用の ELF ファイルパス(例:D:\¥led_Core2.dxe)" -b SPI -bcode 0x1 -f HEX -Width 8 -verbose -o "出力ファイル(D:\¥gpio.ldr)"
```

-init に指定するファイル(ucb\_SC571\_init\_Core0)は、弊社サポートページよりダウンロードをお願いします。

[http://kaneko-sys.co.jp/support/ucb-sc571/ucb\\_sc571\\_init\\_Core0.zip](http://kaneko-sys.co.jp/support/ucb-sc571/ucb_sc571_init_Core0.zip)

## 2.9 SPI FLASH の書き換え

ボードに搭載のフラッシュメモリを書き換える場合、CrossCore Embedded Studio の cldp.exe をコマンドラインよりご利用ください。コマンド例は次の通りです。

```
"C:\¥Analog Devices¥CrossCore Embedded Studio 2.8.1¥cldp.exe" -proc ADSP-SC571 -core 1 -emu 2000 -driver "ucb_SC571_mt25ql01g_dpia_Core1.dxe" -cmd prog -erase affected -format hex -file "対象の LDR ファイル"
```

-emu オプションは、ご利用の JTAG-ICE によって変更してください。

表 7 -emu オプション

オプション名	対象 JTAG-ICE
-emu 2000	ADZS-ICE-2000
-emu 1000	ADZS-ICE-1000

-format オプションは、ldr ファイルのフォーマットによって変更してください。

表 8 -emu オプション

オプション名	対象フォーマット
-format hex	Intel Hex
-emu bin	バイナリ

ドライバ(ucb\_SC571\_mt25ql01g\_dpia\_Core1.dxe)は、弊社サポートページよりダウンロードをお願いします。

[http://kaneko-sys.co.jp/support/ucb-SC571/ucb\\_SC571\\_mt25ql01g\\_dpia\\_Core1.zip](http://kaneko-sys.co.jp/support/ucb-SC571/ucb_SC571_mt25ql01g_dpia_Core1.zip)

### 3 更新履歴

版	更新日	更新内容
第1版	2018/10/16	初版発行