

UCB-SC589
ユーザーズマニュアル
第 1 版

金子システム株式会社

ご注意

1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。当社製品のご購入およびご使用にあたりましては、当社ホームページを通じて公開される情報を参照ください。
2. 当社から提供する情報の正確性と信頼性には万全を尽くしていますが、誤りがないことを保証するものではありません。当社はその使用に対する責任を一切負いません。その使用によって第三者の特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
3. 本資料は、当社の書面による事前の明示同意がない限り、いかなる形式でも複製できません。
4. 当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。

目次

1	はじめに.....	3
1.1	パッケージ内容.....	3
2	ハードウェア・リファレンス.....	4
2.1	製品外観.....	4
2.2	ブロック図.....	4
2.3	外形寸法.....	5
2.4	電気特性.....	6
2.5	ブートモードの設定.....	6
2.6	CN1～CN6 コネクタ仕様.....	7
2.7	JTAG.....	15
2.8	CrossCore Embedded Studio での JTAG デバッグ設定.....	15
2.9	CrossCore Embedded Studio での ldr ファイル作成.....	16
2.10	SPI FLASH の書き換え.....	16
3	更新履歴.....	17

1 はじめに

このたびは当社製品をご購入いただき、ありがとうございます。

本製品は、Analog Devices 社 SHARC+プロセッサ ADSP-SC589 を使用した DSP モジュールです。SHARC コアが新しくなり、倍精度浮動小数演算対応となり、より高速演算ができるようになりました。画像やオーディオなどの信号処理用途に最適です。

本製品 UCB-SC589 の特徴は以下の通りです。

- 82mm(横)×52mm(縦)×1.6mm(基板厚)
- 1.27mm ピッチコネクタなので、1.27mm ピッチのユニバーサル基板にて実験が可能です
- SHARC+の動作に必要な電源は基板にて生成するため、3.3V を供給すれば動作いたします
- 512M バイト DDR3 SDRAM×2 を搭載しているため、OS や大きなサイズのプログラムやデータを保持することができます。
- 128M バイト SPI フラッシュメモリ搭載なので、外部データの保存も可能です

また、ADSP-SC589 プロセッサの特徴は以下の通りです。

- デュアルコア SHARC+と ARM Cortex-A5 SoC
- SHARC+コア：最大 450MHz、パリティ付き 640k バイト/コアの L1 SRAM
- ARM コア：最大 450MHz、Cortex-A5 (NEON/FPU 内蔵)
- ECC 保護付き 256k バイトの L2 SRAM
- FFT/IFFT/FIR/IIR/HAE/SINC アクセラレータ内蔵
- SPORT/SPDIF/ASRC/PCG/I2C/SPI/USB/CAN/UART/PPI/GPTIMER/GP COUNTER/PWM/WDT/ADC の豊富なペリフェラルを内蔵
- 45 個の DMA チャンネル
- 529 ピン BGA パッケージ

詳細は、アナログ・デバイセズ社の ADSP-BF707 のサイトを参照ください。

<http://www.analog.com/jp/products/audio-video/audio-signal-processors/sharc/adsp-sc589.html>

- 回路図やサンプルプログラムは、以下のサイトを参照ください。

<http://kaneko-sys.co.jp/support/>

1.1 パッケージ内容

UCB-SC589 のパッケージには、以下が含まれます。

表 1 パッケージ内容

内容	数量
UCB-SC589 ボード	1 枚

2 ハードウェア・リファレンス

2.1 製品外観

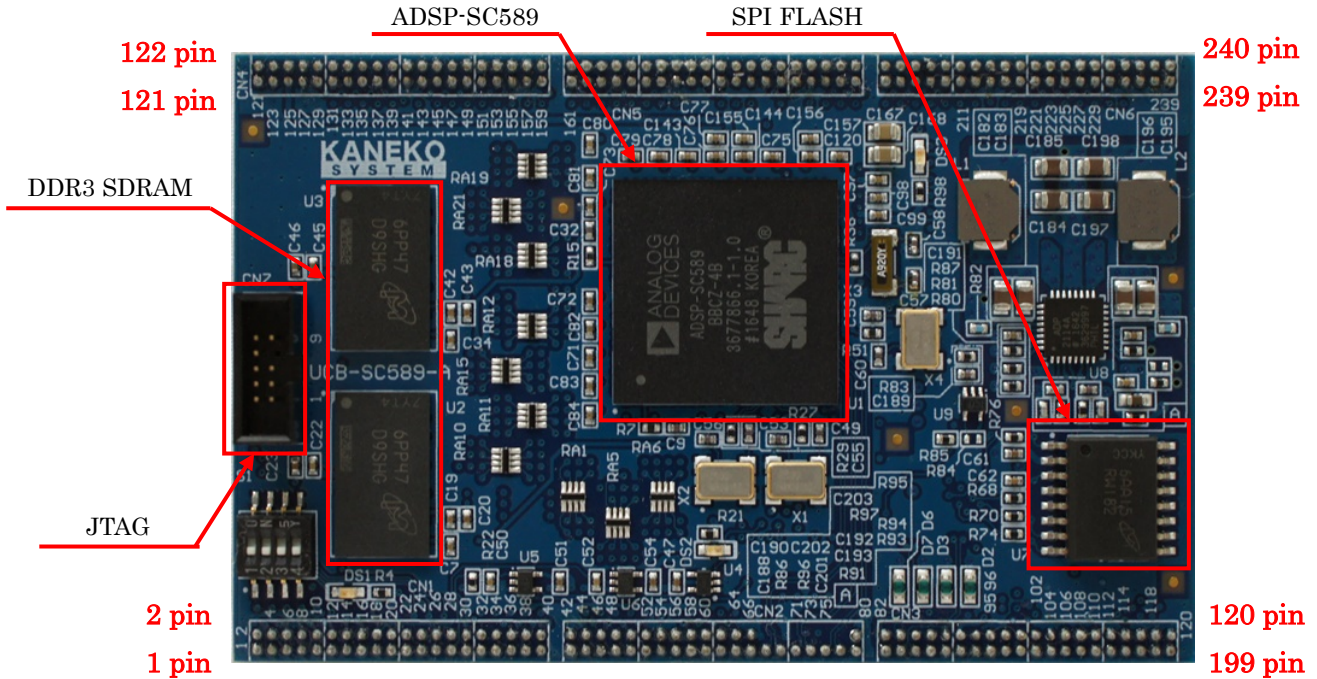


図 1 表面写真

2.2 ブロック図

ここでは、UCB-SC589 ボード上のプロセッサの構成を説明します。

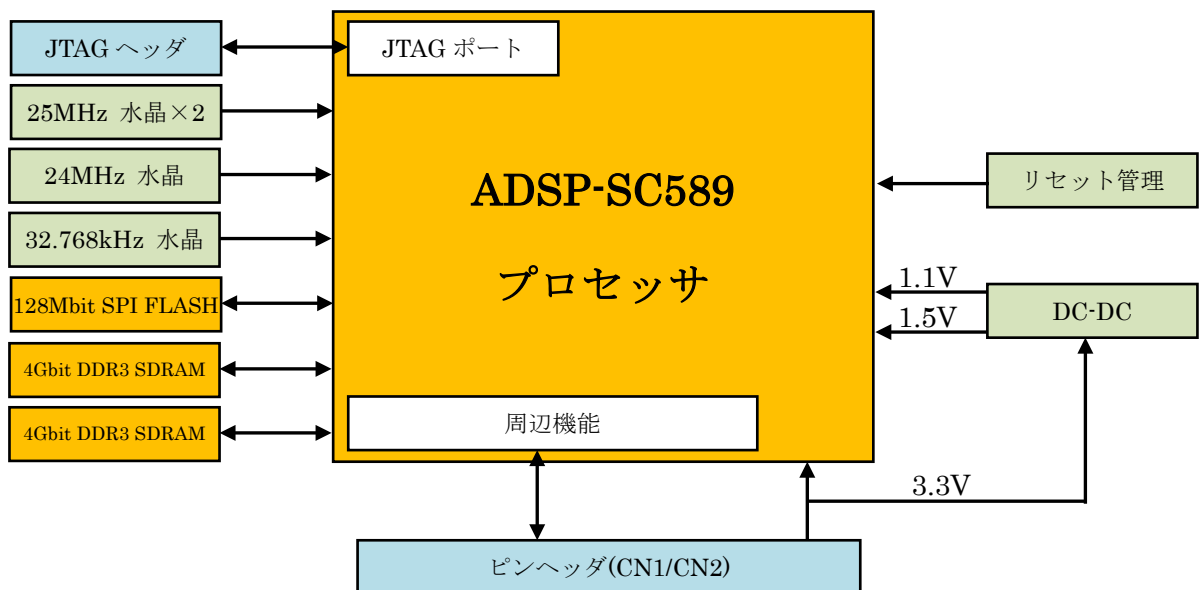


図 2 簡易ブロック図

UCB-SC589は、ADSP-BF707 Blackfin プロセッサを中心に、動作に最低限必要となる以下の機能で構成されています。

- JTAG コネクタ (2×5 列ハーフピッチ)
- 128M ビット SPI FLASH
- 4G ビット DDR3 SDRAM×2
- 25MHz 水晶×2
- 24MHz 水晶 (USB 用)
- 32.768kHz 水晶 (RTC 用)
- 1.1V/1.8V DC-DC
- リセット管理 (リセットスーパーバイザ)

2.3 外形寸法

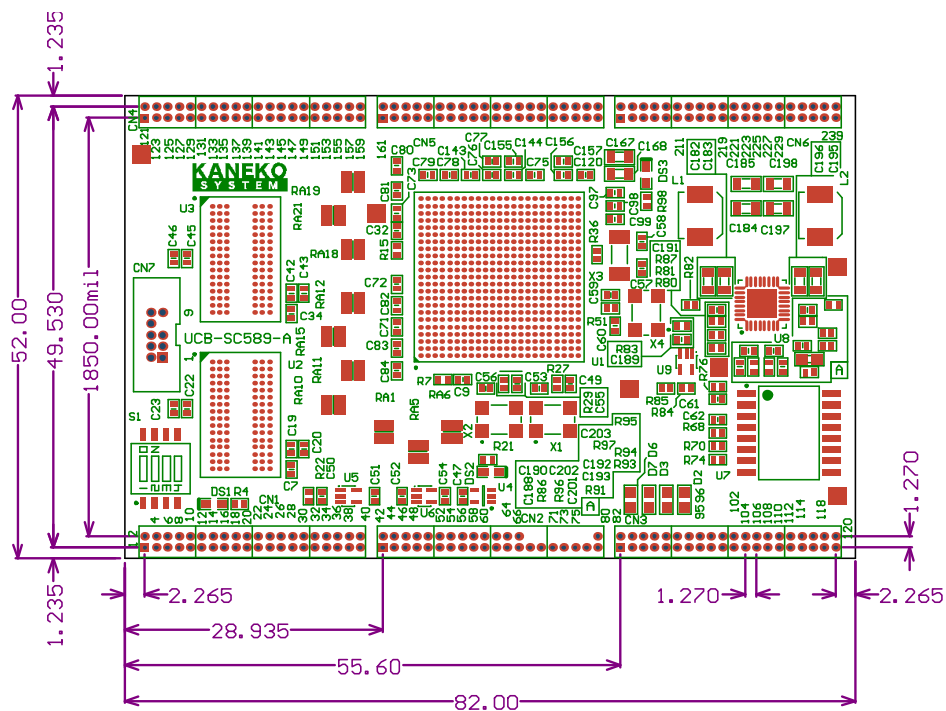


図 3 基板外形図

2.4 電気特性

表 2 電気特性

項目	条件	記号	min	typ	max
供給電圧	—	+3V3D	3.13V	3.3V	3.47V
RTC バックアップ電源	—	VCC_RTC	2.0V	3.3V	3.60V
ADC 用アナログ電源	—	+3V3A	3.13V	3.3V	3.47V
3.3V 供給時の消費電流 (実測・参考値) CCLK:450MHz/コア SCLK:225MHz SCLK0:112.5MHz SCLK1:112.5MHz DCLK:450MHz	JTAG デバッグ中 待機している状態 (SDRAM 有効)	ICC1	—	0.26 A	—
	while(1)実行状態 (SDRAM 有効/全 コア)	ICC2	—	0.43 A	—
	全コア FFT 演算/ FFT アクセラレー タ有効/SDRAM 間 DMA 転送有効	ICC3	—	0.55 A	—

※ベースボードからの供給電流は余裕をもった設計にしてください。

2.5 ブートモードの設定

SYS_BMODE0(S1 3 ピン) ~SYS_BMODE2(S1 1 ピン)で ADSP-SC589 のブートモードの設定を行います。デフォルト (S1 1~3 ピン OFF の状態) では UART0 Slave に設定されます。

ブートモードの詳細は、アナログ・デバイセズ社「ADSP-SC58x/ADSP-2158x SHARC+ Processor Hardware Reference」を参照ください。

表 3 ブートモードの対応

SYS_BMODE 設定	S1 設定			備考
	1	2	3	
000 No Boot	ON	ON	ON	SYS_BMODE2 = 'L' SYS_BMODE1 = 'L' SYS_BMODE0 = 'L'
001 SPI2 Master	ON	ON	OFF	SYS_BMODE2 = 'L' SYS_BMODE1 = 'L' SYS_BMODE0 = 'H'
010 SPI2 Slave	ON	OFF	ON	SYS_BMODE2 = 'L' SYS_BMODE1 = 'H' SYS_BMODE0 = 'L'

011 Reserved	—	—	—	設定できません
100 Reserved	—	—	—	設定できません
101 Reserved	—	—	—	設定できません
110 Link0 Slave	OFF	OFF	ON	SYS_BMODE2 = 'H' SYS_BMODE1 = 'H' SYS_BMODE0 = 'L'
111 UART0 Slave	OFF	OFF	OFF	SYS_BMODE2 = 'H' SYS_BMODE1 = 'H' SYS_BMODE0 = 'H'

2.6 CN1～CN6 コネクタ仕様

※ 各表の入出力は、ADSP-SC589 からみたもので、信号名の最後に # が付く名前は、負論理 (Low アクティブ) であることを示します。

※ 各ピンの詳細は、アナログ・デバイセズ社「ADSP-SC58x/ADSP-2158x SHARC+ Processor Hardware Reference」を参照ください。

表 4 CN1 コネクタ仕様

ピン番号	信号名	入出力	説明
1	PC_00	I/O	
2	PC_01_SPI2_CLK	I/O	SPI Flash Memory(U7)に接続されています 10kΩでプルダウンされています
3	PC_02_SPI2_MISO	I/O	SPI Flash Memory(U7)に接続されています 10kΩでプルアップされています
4	PC_03_SPI2_MOSI	I/O	SPI Flash Memory(U7)に接続されています 10kΩでプルアップされています
5	PC_04_SPI2_D2	I/O	SPI Flash Memory(U7)に接続されています 10kΩでプルアップされています
6	PC_05_SPI2_D3	I/O	SPI Flash Memory(U7)に接続されています 10kΩでプルアップされています
7	PC_06_SPI2_SEL1#	I/O	SPI Flash Memory(U7)に接続されています 10kΩでプルアップされています
8	PC_07	I/O	
9	PC_08	I/O	
10	PC_09	I/O	

11	PC_10	I/O	
12	PC_11	I/O	
13	PC_12	I/O	
14	GND	—	電源グラウンド
15	GND	—	電源グラウンド
16	GND	—	電源グラウンド
17	SYS_FAULT#	I/O	10k Ω でプルアップされています
18	JTAG_RESET#	Input	JTAG用ボードリセット入力 10k Ω でプルアップされています
19	SYS_FAULT	I/O	10k Ω でプルダウンされています
20	JTAG_TMS	Input	JTAG信号 10k Ω でプルアップされています
21	SYS_BMODE0	Input	DIPSW(S1)にも接続されています 10k Ω でプルアップされています
22	JTAG_TCK	Input	JTAG信号 10k Ω でプルアップされています
23	SYS_BMODE1	Input	DIPSW(S1)にも接続されています 10k Ω でプルアップされています
24	JTAG_TDO	Output	JTAG信号 10k Ω でプルアップされています
25	SYS_BMODE2	Input	DIPSW(S1)にも接続されています 10k Ω でプルアップされています
26	JTAG_TDI	Input	JTAG信号 10k Ω でプルアップされています
27	SYS_HWRST_IN#	Input	ボードリセット入力 10k Ω でプルアップされています
28	JTAG_TRST#	Input	JTAG信号 10k Ω でプルダウンされています
29	SYS_RESOUT#	Output	
30	GND	—	電源グラウンド
31	GND	—	電源グラウンド
32	PB_07	I/O	
33	PB_08	I/O	
34	PB_09	I/O	
35	PB_10	I/O	
36	PB_11	I/O	
37	PB_12	I/O	
38	PB_13	I/O	

39	PB_14	I/O	
40	PB_15	I/O	

表 5 CN2 コネクタ仕様

ピン番号	信号名	入出力	説明
41	GND	—	電源グラウンド
42	GND	—	電源グラウンド
43	DAI0_PIN01	I/O	
44	DAI0_PIN02	I/O	
45	DAI0_PIN03	I/O	
46	DAI0_PIN04	I/O	
47	DAI0_PIN05	I/O	
48	DAI0_PIN06	I/O	
49	DAI0_PIN07	I/O	
50	DAI0_PIN08	I/O	
51	DAI0_PIN09	I/O	
52	DAI0_PIN10	I/O	
53	GND	—	電源グラウンド
54	GND	—	電源グラウンド
55	DAI0_PIN11	I/O	
56	DAI0_PIN12	I/O	
57	DAI0_PIN13	I/O	
58	DAI0_PIN14	I/O	
59	DAI0_PIN15	I/O	
60	DAI0_PIN16	I/O	
61	DAI0_PIN17	I/O	
62	DAI0_PIN18	I/O	
63	DAI0_PIN19	I/O	
64	DAI0_PIN20	I/O	
65	GND	—	電源グラウンド
66	GND	—	電源グラウンド
67	PCIE0_RX_P	Input	
68	NC	—	ピンを抜いています
69	PCIE0_RX_N	Input	
70	NC	—	ピンを抜いています
71	PCIE0_CLK_N	Input	
72	NC	—	ピンを抜いています

73	PCIE0_CLK_P	Input	
74	NC	—	ピンを抜いています
75	PCIE0_TX_P	I/O	
76	NC	—	ピンを抜いています
77	PCIE0_TX_N	I/O	
78	NC	—	ピンを抜いています
79	GND	—	電源グラウンド
80	GND	—	電源グラウンド

表 6 CN3 コネクタ仕様

ピン番号	信号名	入出力	説明
81	USB1_DATA_N	I/O	
82	USB1_DATA_P	I/O	
83	USB0_DATA_N	I/O	
84	USB0_DATA_P	I/O	
85	USB0_VBC	Output	
86	USB1_VBUS	Input	
87	USB0_ID	I/O	
88	USB0_VBUS	Input	
89	GND	—	電源グラウンド
90	GND	—	電源グラウンド
91	+3V3A	—	ADC 用アナログ電源 チップビーズ(F5)を経由して+3V3D と接続されています。 別電源にする場合は F5 を外してください。
92	HADC0_VREFP	Input	
93	GND	—	電源グラウンド
94	HADC0_VREFN	Input	
95	HADC0_VIN0	Input	
96	HADC0_VIN1	Input	
97	HADC0_VIN2	Input	
98	HADC0_VIN3	Input	
99	HADC0_VIN4	Input	
100	HADC0_VIN5	Input	
101	HADC0_VIN6	Input	
102	HADC0_VIN7	Input	
103	GND	—	電源グラウンド
104	GND	—	電源グラウンド

105	MLB0_SIG_P	—	【注意】 For Automotive ではないため、MLB は利用できません 配線のみされています
106	MLB0_SIG_N	—	
107	MLB0_DAT_P	—	
108	MLB0_DAT_N	—	
109	MLB0_CLK_P	—	
110	MLB0_CLK_N	—	
111	GND	—	電源グラウンド
112	GND	—	電源グラウンド
113	PB_00	I/O	
114	PB_01	I/O	
115	PB_02	I/O	
116	PB_03	I/O	
117	PB_04	I/O	
118	PB_05	I/O	
119	PB_06	I/O	
120	GND	—	電源グラウンド

表 7 CN4 コネクタ仕様

ピン番号	信号名	入出力	説明
121	+3V3D	—	3.3V 電源入力
122	+3V3D	—	3.3V 電源入力
123	+3V3D	—	3.3V 電源入力
124	+3V3D	—	3.3V 電源入力
125	VCC_RTC	—	RTC 用バックアップ電源 ダイオードで+3V3D と接続されています。使用しない場合はオープンにしてください。
126	VCC_RTC	—	RTC 用バックアップ電源 ダイオードで+3V3D と接続されています。使用しない場合はオープンにしてください。
127	GND	—	電源グラウンド
128	GND	—	電源グラウンド
129	SYS_CLKOUT	Output	
130	PC_13	I/O	
131	PC_14	I/O	
132	PC_15	I/O	
133	PD_00	I/O	
134	PD_01	I/O	

135	PD_02	I/O	
136	PD_03	I/O	
137	PD_04	I/O	
138	PD_05	I/O	
139	PD_06	I/O	
140	PD_07	I/O	
141	GND	—	電源グラウンド
142	GND	—	電源グラウンド
143	PD_08	I/O	
144	PD_09	I/O	
145	PD_10	I/O	
146	PD_11	I/O	
147	PD_12	I/O	
148	PD_13	I/O	
149	PD_14	I/O	
150	PD_15	I/O	
151	PF_00	I/O	
152	PF_01	I/O	
153	PF_02	I/O	
154	PF_03	I/O	
155	PF_04	I/O	
156	PF_05	I/O	
157	GND	—	電源グラウンド
158	GND	—	電源グラウンド
159	PF_06	I/O	
160	PF_07	I/O	

表 8 CN5 コネクタ仕様

ピン番号	信号名	入出力	説明
161	PF_08	I/O	
162	PF_09	I/O	
163	PF_10	I/O	
164	PF_11	I/O	
165	PF_12	I/O	
166	PF_13	I/O	
167	PF_14	I/O	
168	PF_15	I/O	

169	PG_00	I/O	
170	PG_01	I/O	
171	PG_02	I/O	
172	PG_03	I/O	
173	PG_04	I/O	
174	PG_05	I/O	
175	GND	—	電源グラウンド
176	GND	—	電源グラウンド
177	PE_00	I/O	
178	PE_01	I/O	
179	PE_02	I/O	
180	PE_03	I/O	
181	PE_04	I/O	
182	PE_05	I/O	
183	PE_06	I/O	
184	PE_07	I/O	
185	PE_08	I/O	
186	PE_09	I/O	
187	PE_10	I/O	
188	PE_11	I/O	
189	PE_12	I/O	
190	PE_13	I/O	
191	PE_14	I/O	
192	PE_15	I/O	
193	GND	—	電源グラウンド
194	GND	—	電源グラウンド
195	DAI1_PIN01	I/O	
196	DAI1_PIN02	I/O	
197	DAI1_PIN03	I/O	
198	DAI1_PIN04	I/O	
199	DAI1_PIN05	I/O	
200	DAI1_PIN06	I/O	

表 9 CN6 コネクタ仕様

ピン番号	信号名	入出力	説明
201	DAI1_PIN07	I/O	
202	DAI1_PIN08	I/O	

203	DAI1_PIN09	I/O	
204	DAI1_PIN10	I/O	
205	DAI1_PIN11	I/O	
206	DAI1_PIN12	I/O	
207	DAI1_PIN13	I/O	
208	DAI1_PIN14	I/O	
209	DAI1_PIN15	I/O	
210	DAI1_PIN16	I/O	
211	DAI1_PIN17	I/O	
212	DAI1_PIN18	I/O	
213	DAI1_PIN19	I/O	
214	DAI1_PIN20	I/O	
215	GND	—	電源グラウンド
216	GND	—	電源グラウンド
217	PA_00	I/O	
218	PA_01	I/O	
219	PA_02	I/O	
220	PA_03	I/O	
221	PA_04	I/O	
222	PA_05	I/O	
223	PA_06	I/O	
224	PA_07	I/O	
225	PA_08	I/O	
226	PA_09	I/O	
227	PA_10	I/O	
228	PA_11	I/O	
229	PA_12	I/O	
230	PA_13	I/O	
231	PA_14	I/O	
232	PA_15	I/O	
233	GND	—	電源グラウンド
234	GND	—	電源グラウンド
235	TWI0_SCL	I/O	2k Ω でプルアップされています
236	TWI0_SDA	I/O	2k Ω でプルアップされています
237	TWI1_SCL	I/O	2k Ω でプルアップされています
238	TWI1_SDA	I/O	2k Ω でプルアップされています
239	TWI1_SCL	I/O	2k Ω でプルアップされています
240	TWI1_SDA	I/O	2k Ω でプルアップされています

2.7 JTAG

UCB-SC589 には、以下の JTAG-ICE を使用することが可能です。

表 10 JTAG-ICE

製品名	備考
Analog Devices ADZS-ICE-2000	http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html
Analog Devices ADZS-ICE-1000	http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html

2.8 CrossCore Embedded Studio での JTAG デバッグ設定

CrossCore Embedded Studio 上にて JTAG を使ったデバッグ時、DDR3 SDRAM にコードやデータを配置する場合、プログラムロード前に設定を行う Preload を設定します。

Debug 設定から、Debug Configurations を開き、Session タブにて、Preload ファイルの設定を行ってください。Reload ファイルは下記よりダウンロードをお願いします。

http://kaneko-sys.co.jp/support/ucb-sc589/ucb_sc589_preload_Core0.zip

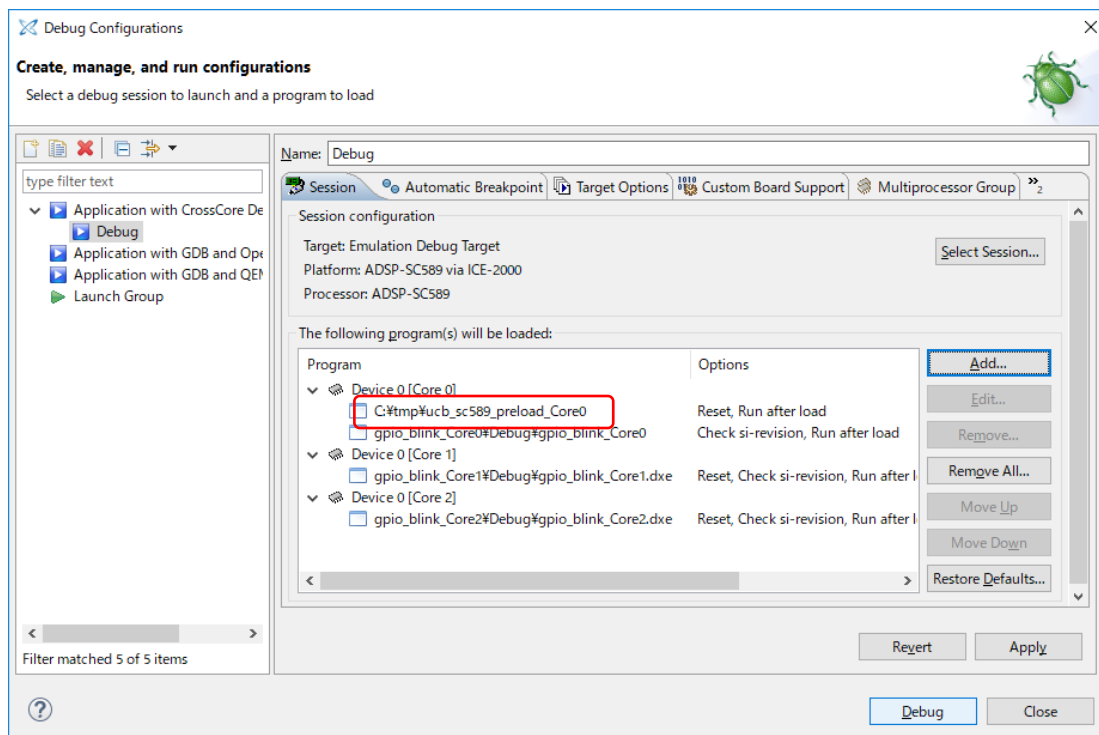


図 4 Debug Configurations

2.9 CrossCore Embedded Studio での ldr ファイル作成

ボードに搭載のフラッシュメモリからコールドブートする場合、コマンドラインより ldr ファイルを作成します。コマンド例は次の通りです。

```
"C:\¥Analog Devices¥CrossCore Embedded Studio 2.8.0¥elfloader.exe" -proc ADSP-SC589
-init "ucb_sc589_init_Core0" -core0="コア 0 用の ELF ファイル(例:D:\¥led_Core0)" -NoFinalTag="コア 0 用の ELF ファイル名(例:led_Core0)" -core1="コア 1 用の ELF ファイル(例:C:\¥led_Core1.dxe)" -NoFinalTag="コア 1 用の ELF ファイル名(例:led_Core1.dxe)" -core2="コア 2 用の ELF ファイルパス(例:D:\¥led_Core2.dxe)" -b SPI -bcode 0x1 -f HEX -Width 8 -verbose -o "出力ファイル(D:\¥gpio.ldr)"
```

-init に指定するファイル(ucb_sc589_init_Core0)は、弊社サポートページよりダウンロードをお願いします。

http://kaneko-sys.co.jp/support/ucb-sc589/ucb_sc589_init_Core0.zip

2.10 SPI FLASH の書き換え

ボードに搭載のフラッシュメモリを書き換える場合、CrossCore Embedded Studio の cldp.exe をコマンドラインよりご利用ください。コマンド例は次の通りです。

```
"C:\¥Analog Devices¥CrossCore Embedded Studio 2.8.0¥cldp.exe" -proc ADSP-SC589 -core 1 -emu 2000 -driver "ucb_sc589_mt25ql01g_dpia_Core1.dxe" -cmd prog -erase affected -format hex -file "対象の LDR ファイル"
```

-emu オプションは、ご利用の JTAG-ICE によって変更してください。

表 11 -emu オプション

オプション名	対象 JTAG-ICE
-emu 2000	ADZS-ICE-2000
-emu 1000	ADZS-ICE-1000

-format オプションは、ldr ファイルのフォーマットによって変更してください。

表 12 -emu オプション

オプション名	対象フォーマット
-format hex	Intel Hex
-emu bin	バイナリ

ドライバ(ucb_sc589_mt25ql01g_dpia_Core1.dxe)は、弊社サポートページよりダウンロードをお願いします。

http://kaneko-sys.co.jp/support/ucb-sc589/ucb_sc589_mt25ql01g_dpia_Core1.zip

3 更新履歴

版	更新日	更新内容
第1版	2018/03/10	初版発行