

UCB-SC589 ユーザーズマニュアル 第 2 版

金子システム株式会社



ご注意

- 1. 本資料に記載されている内容は本資料発行時点のものであり、予告なく変更することがあります。 当社製品のご購入およびご使用にあたりましては、当社ホームページを通じて公開される情報を参 照ください。
- 2. 当社から提供する情報の正確性と信頼性には万全を尽くしていますが、誤りがないことを保証する ものではありません。当社はその使用に対する責任を一切負いません。その使用によって第三者の 特許権、著作権その他知的財産が侵害された場合でも、同様に責任を負いません。
- 3. 本資料は、当社の書面による事前の明示同意がない限り、いかなる形式でも複製できません。
- 4. 当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。

目次

1	はじ	. めに	3
	1.1	パッケージ内容	3
2	ハー	- ドウェア・リファレンス	4
	2.1	製品外観	4
	2.2	ブロック図	5
	2.3	外形寸法	6
	2.4	コネクタ	6
	2.5	電気特性	7
	2.6	ブートモードの設定	7
	2.7	CN1~CN2 コネクタ仕様	8
	2.8	JTAG	. 14
	2.9	CrossCore Embedded Studio での JTAG デバッグ設定	. 14
	2.10	CrossCore Embedded Studio での ldr ファイル作成	. 15
	2.11	SPI FLASH の書き換え	. 15
3	更新	· 履歴	. 16



1 はじめに

このたびは当社製品をご購入いただき、ありがとうございます。

本製品は、Analog Devices 社 SHARC+プロセッサ ADSP-SC589 を使用した DSP モジュールです。SHARC コアが新しくなり、倍精度浮動小数演算対応となり、より高速演算ができるようになりました。画像やオーディオなどの信号処理用途に最適です。

本製品 UCB-SC589 の特徴は以下の通りです。

- 60mm(横)×45mm(縦)×1.6mm(基板厚)
- SHARC+の動作に必要な電源は基板にて生成するため、3.3Vを供給すれば動作いたします
- 512M バイト DDR3 SDRAM×2 を搭載しているため、OS や大きなサイズのプログラムや データを保持することができます。
- 128M バイト SPI フラッシュメモリ搭載なので、外部データの保存も可能です

また、ADSP-SC589プロセッサの特徴は以下の通りです。

- デュアルコア SHARC+と ARM Cortex-A5 SoC
- SHARC+コア:最大 450MHz、パリティ付き 640k バイト/コアの L1 SRAM
- ARM コア:最大 450MHz、Cortex-A5 (NEON/FPU 内蔵)
- ECC 保護付き 256k バイトの L2 SRAM
- FFT/IFFT/FIR/IIR/HAE/SINC アクセラレータ内蔵
- SPORT/SPDIF/ASRC/PCG/I2C/SPI/USB/CAN/UART/PPI/GPTIMER/GP COUNTER/PWM/WDT/ADC の豊富なペリフェラルを内蔵
- 45 個の DMA チャンネル
- 529 ピン BGA パッケージ

詳細は、アナログ・デバイセズ社の ADSP-SC589 のサイトを参照ください。

 $\frac{http://www.analog.com/jp/products/audio-video/audio-signal-processors/sharc/adsp-sc589.html}{ml}$

● 回路図やサンプルプログラムは、以下のサイトを参照ください。 http://kaneko-sys.co.jp/support/

1.1 パッケージ内容

UCB-SC589 のパッケージには、以下が含まれます。

表 1 パッケージ内容

内容	数量
UCB-SC589 ボード	1枚



2 ハードウェア・リファレンス

2.1 製品外観

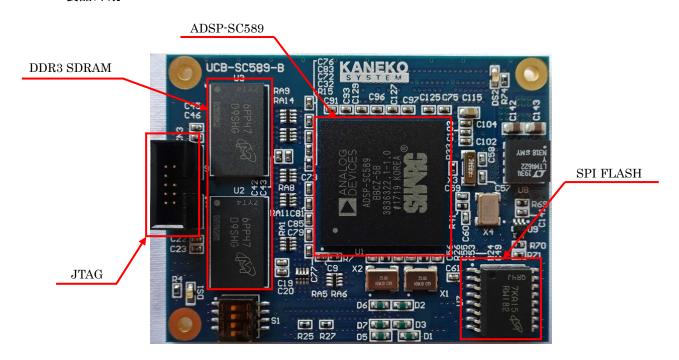


図 1 表面写真

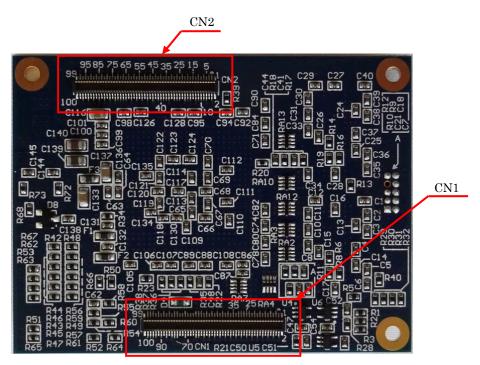
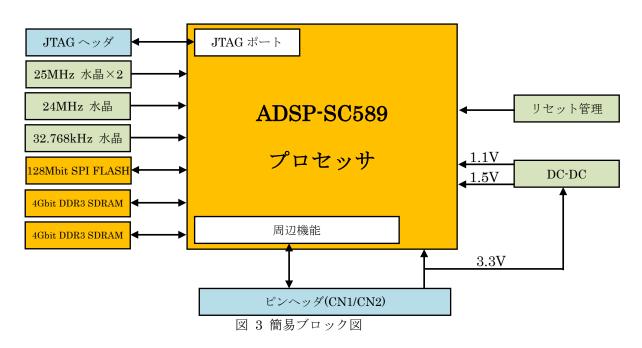


図 2 裏面写真

KANEKO SYSTEM

2.2 ブロック図

ここでは、UCB-SC589ボード上のプロセッサの構成を説明します。



UCB-SC589 は、ADSP-SC589 プロセッサを中心に、動作に最低限必要となる以下の機能で構成されています。

- JTAG コネクタ (2×5 列ハーフピッチ)
- 128M ビット SPI FLASH
- 4G ビット DDR3 SDRAM×2
- 25MHz 水晶×2
- 24MHz 水晶(USB 用)
- 32.7680kHz 水晶(RTC 用)
- 1.1V/1.5V DC-DC
- リセット管理(リセットスーパーバイザ)



2.3 外形寸法

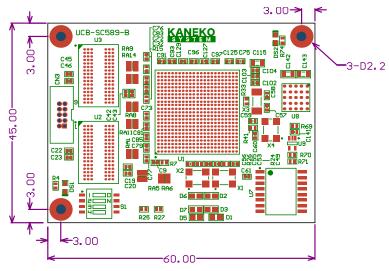


図 4 基板外形図 1

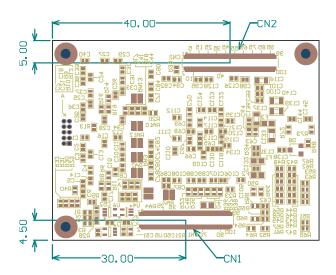


図 5 基板外形図 2 (TOP VIEW)

2.4 コネクタ

表 2 使用コネクタ

基板	コネクタ型番	備考
UCB-SC589	Hirose DF40C-100DP-0.4V	連結時高さ 1.5mm
ベースボード側(ユーザ側)	Hirose DF40C-100DS-0.4V	連稲时筒⊖ 1.3mm



2.5 電気特性

表 3 電気特性

項目	条件	記号	min	typ	max
供給電圧	_	+3V3D	3.13V	3.3V	3.47V
RTC バックアップ電源	_	VCC_RTC	2.0V	3.3V	3.60V
3.3V 供給時の消費電流	JTAG デバッグ中 待機している状態 (SDRAM 有効)	ICC1	ı	0.26 A	_
(実測・参考値) CCLK:450MHz/コア SCLK:225MHz	while(1)実行状態 (SDRAM 有効/全 コア)	ICC2	_	0.43 A	_
SCLK0:112.5MHz SCLK1:112.5MHz DCLK:450MHz	全コア FFT 演算/ FFT アクセラレー タ有効/SDRAM 間 DMA 転送有効	ICC3	-	0.55 A	_

[※]ベースボードからの供給電流は余裕をもった設計にしてください。

2.6 ブートモードの設定

SYS_BMODE0(S1 3 ピン) ~SYS_BMODE2(S1 1 ピン)で ADSP-SC589 のブートモードの設定を行います。デフォルト (S1 1~3 ピン OFF の状態) では UARTO Slave に設定されます。

ブートモードの詳細は、アナログ・デバイセズ社「ADSP-SC58x/ADSP-2158x SHARC+ Processor Hardware Reference」を参照ください。

表 4 ブートモードの対応

SYS_BMODE 設定	S1 設定			備考
	1	2	3	
000	ON	ON	ON	SYS_BMODE2 = 'L'
No Boot				SYS_BMODE1 = 'L'
				SYS_BMODE0 = 'L'
001	ON	ON	OFF	SYS_BMODE2 = 'L'
SPI2 Master				SYS_BMODE1 = 'L'
				SYS_BMODE0 = 'H'
010	ON	OFF	ON	SYS_BMODE2 = 'L'
SPI2 Slave				SYS_BMODE1 = 'H'
				SYS_BMODE0 = 'L'



011	_	_	_	設定できません
Reserved				
100	_	_	_	設定できません
Reserved				
101	_	_	_	設定できません
Reserved				
110	OFF	OFF	ON	SYS_BMODE2 = 'H'
Link0 Slave				SYS_BMODE1 = 'H'
				SYS_BMODE0 = 'L'
111	OFF	OFF	OFF	SYS_BMODE2 = 'H'
UART0 Slave				SYS_BMODE1 = 'H'
				SYS_BMODE0 = 'H'

2.7 CN1~CN2 コネクタ仕様

- ※ 各表の入出力は、ADSP-SC589 からみたもので、信号名の最後に # が付く名前は、負 論理 (Low アクティブ) であることを示します。
- ※ 各ピンの詳細は、アナログ・デバイセズ社「ADSP-SC58x/ADSP-2158x SHARC+ Processor Hardware Reference」を参照ください。

表 5 CN1 コネクタ仕様

ピン番号	信号名	入出力	説明
1	+3V3D	_	3.3V 電源入力
2	VCC_RTC	_	RTC 用バックアップ電源
			ダイオードで+3V3D と接続されています。使用しない
			場合はオープンにしてください。
3	+3V3D		3.3V 電源入力
4	PC_00	I/O	
5	+3V3D	_	3.3V 電源入力
6	PC_01_SPI2_CLK	I/O	SPI Flash Memory(U7)に接続されています
			$10 \mathrm{k}\Omega$ でプルダウンされています
7	GND	_	電源グラウンド
8	PC_03_SPI2_MOSI	I/O	SPI Flash Memory(U7)に接続されています
			10 k Ω でプルアップされています
9	PC_02_SPI2_MISO	I/O	SPI Flash Memory(U7)に接続されています
			10 k Ω でプルアップされています
10	PC_05_SPI2_D3	I/O	SPI Flash Memory(U7)に接続されています
			10 k Ω でプルアップされています



3 1 3 1 6	·	1	T
11	PC_04_SPI2_D2	I/O	SPI Flash Memory(U7)に接続されています
			10k $Ω$ でプルアップされています
12	PC_07	I/O	
13	PC_06_SPI2_SEL1#	I/O	SPI Flash Memory(U7)に接続されています
			10 k Ω でプルアップされています
14	PC_09	I/O	
15	PC_08	I/O	
16	PC_11	I/O	
17	PC_10	I/O	
18	SYS_FAULT#	I/O	10 k Ω でプルアップされています
19	PC_12	I/O	
20	SYS_FAULT	I/O	10k $Ω$ でプルダウンされています
21	JTAG_RESET#	Input	JTAG 用ボードリセット入力
			10 k Ω でプルアップされています
22	SYS_BMODE0	Input	DIPSW(S1)にも接続されています
			10 k Ω でプルアップされています
23	JTAG_TMS	Input	JTAG 信号
			10k $Ω$ でプルアップされています
24	SYS_BMODE1	Input	DIPSW(S1)にも接続されています
			10k $Ω$ でプルアップされています
25	JTAG_TCK	Input	JTAG 信号
			10 k Ω でプルアップされています
26	SYS_BMODE2	Input	DIPSW(S1)にも接続されています
			10 k Ω でプルアップされています
27	JTAG_TDO	Output	JTAG 信号
			10 k Ω でプルアップされています
28	SYS_HWRST_IN#	Input	ボードリセット入力
			10 k Ω でプルアップされています
29	JTAG_TDI	Input	JTAG 信号
			10 k Ω でプルアップされています
30	SYS_RESOUT#	Output	
31	JTAG_TRST#	Input	JTAG 信号
			$10 \mathrm{k}\Omega$ でプルダウンされています
32	GND		電源グラウンド
33	GND	_	電源グラウンド
34	PB_07	I/O	
35	PB_08	I/O	
36	PB_09	I/O	



3 Y 3 I E	IVI		
37	PB_10	I/O	
38	PB_11	I/O	
39	PB_12	I/O	
40	PB_13	I/O	
41	PB_14	I/O	
42	PB_15	I/O	
43	DAI0_PIN01	I/O	
44	DAI0_PIN02	I/O	
45	DAI0_PIN03	I/O	
46	DAI0_PIN04	I/O	
47	DAI0_PIN05	I/O	
48	DAI0_PIN06	I/O	
49	DAI0_PIN07	I/O	
50	DAI0_PIN08	I/O	
51	DAI0_PIN09	I/O	
52	DAI0_PIN10	I/O	
53	DAI0_PIN11	I/O	
54	DAI0_PIN12	I/O	
55	DAI0_PIN13	I/O	
56	DAI0_PIN14	I/O	
57	DAI0_PIN15	I/O	
58	DAI0_PIN16	I/O	
59	DAI0_PIN17	I/O	
60	DAI0_PIN18	I/O	
61	DAI0_PIN19	I/O	
62	DAI0_PIN20	I/O	
63	GND		電源グラウンド
64	GND		電源グラウンド
65	PCIE0_RX_P	Input	
66	PCIE0_RX_N	Input	
67	PCIE0_CLK_P	Input	
68	PCIE0_CLK_N	Input	
69	PCIE0_TX_P	I/O	
70	PCIE0_TX_N	I/O	
71	GND	_	電源グラウンド
72	GND		電源グラウンド
73	USB1_DATA_N	I/O	
74	USB1_DATA_P	I/O	



75	USB0_DATA_N	I/O	
76	USB0_DATA_P	I/O	
77	USB0_VBC	Output	
78	USB1_VBUS	Input	
79	USB0_ID	I/O	
80	USB0_VBUS	Input	
81	HADC0_VIN0	Input	
82	HADC0_VIN1	Input	
83	HADC0_VIN2	Input	
84	HADC0_VIN3	Input	
85	GND	_	電源グラウンド
86	HADC0_VREFP	Input	
87	PB_00	I/O	
88	GND	_	電源グラウンド
89	PB_02	I/O	
90	PB_01	I/O	
91	PB_04	I/O	
92	PB_03	I/O	
93	PB_06	I/O	
94	PB_05	I/O	
95	TWI0_SCL	I/O	2kΩでプルアップされています
96	TWI0_SDA	I/O	2kΩでプルアップされています
97	TWI1_SCL	I/O	2kΩでプルアップされています
98	TWI1_SDA	I/O	2kΩでプルアップされています
99	TWI1_SCL	I/O	2kΩでプルアップされています
100	TWI1_SDA	I/O	$2k\Omega$ でプルアップされています

表 6 CN2 コネクタ仕様

ピン番号	信号名	入出力	説明
1	SYS_CLKOUT	Output	
2	PC_13	I/O	
3	PC_14	I/O	
4	PC_15	I/O	
5	PD_00	I/O	
6	PD_01	I/O	
7	PD_02	I/O	
8	PD_03	I/O	



3 1 3 I E	IVI		
9	PD_04	I/O	
10	PD_05	I/O	
11	PD_06	I/O	
12	PD_07	I/O	
13	PD_08	I/O	
14	PD_09	I/O	
15	PD_10	I/O	
16	PD_11	I/O	
17	PD_12	I/O	
18	PD_13	I/O	
19	PD_14	I/O	
20	PD_15	I/O	
21	GND		電源グラウンド
22	GND		電源グラウンド
23	PF_00	I/O	
24	PF_01	I/O	
25	PF_02	I/O	
26	PF_03	I/O	
27	PF_04	I/O	
28	PF_05	I/O	
29	PF_06	I/O	
30	PF_07	I/O	
31	PF_08	I/O	
32	PF_09	I/O	
33	PF_10	I/O	
34	PF_11	I/O	
35	PF_12	I/O	
36	PF_13	I/O	
37	PF_14	I/O	
38	PF_15	I/O	
39	PG_00	I/O	
40	PG_01	I/O	
41	PG_02	I/O	
42	PG_03	I/O	
43	PG_04	I/O	
44	PG_05	I/O	
45	GND	—	電源グラウンド
46	GND	_	電源グラウンド



М		
PE_00	I/O	
PE_01	I/O	
PE_02	I/O	
PE_03	I/O	
PE_04	I/O	
PE_05	I/O	
PE_06	I/O	
PE_07	I/O	
PE_08	I/O	
PE_09	I/O	
PE_10	I/O	
PE_11	I/O	
PE_12	I/O	
PE_13	I/O	
PE_14	I/O	
PE_15	I/O	
DAI1_PIN01	I/O	
DAI1_PIN02	I/O	
DAI1_PIN03	I/O	
DAI1_PIN04	I/O	
DAI1_PIN05	I/O	
DAI1_PIN06	I/O	
DAI1_PIN07	I/O	
DAI1_PIN08	I/O	
DAI1_PIN09	I/O	
DAI1_PIN10	I/O	
GND		電源グラウンド
GND	_	電源グラウンド
DAI1_PIN11	I/O	
DAI1_PIN12	I/O	
DAI1_PIN13	I/O	
DAI1_PIN14	I/O	
DAI1_PIN15	I/O	
DAI1_PIN16	I/O	
DAI1_PIN17	I/O	
DAI1_PIN18	I/O	
DAI1_PIN19	I/O	
DAI1_PIN20	I/O	
	PE_00 PE_01 PE_02 PE_03 PE_04 PE_05 PE_06 PE_06 PE_07 PE_08 PE_09 PE_10 PE_11 PE_12 PE_13 PE_14 PE_15 DAI1_PIN01 DAI1_PIN02 DAI1_PIN03 DAI1_PIN05 DAI1_PIN05 DAI1_PIN06 DAI1_PIN07 DAI1_PIN07 DAI1_PIN09 DAI1_PIN09 DAI1_PIN10 GND GND GND GND GND GND GND DAI1_PIN11 DAI1_PIN12 DAI1_PIN13 DAI1_PIN14 DAI1_PIN15 DAI1_PIN15 DAI1_PIN16 DAI1_PIN17 DAI1_PIN16 DAI1_PIN17 DAI1_PIN18 DAI1_PIN19	PE_00 I/O PE_01 I/O PE_02 I/O PE_03 I/O PE_04 I/O PE_05 I/O PE_06 I/O PE_07 I/O PE_08 I/O PE_09 I/O PE_10 I/O PE_11 I/O PE_12 I/O PE_13 I/O PE_14 I/O PE_15 I/O DAI1_PIN01 I/O DAI1_PIN02 I/O DAI1_PIN03 I/O DAI1_PIN04 I/O DAI1_PIN05 I/O DAI1_PIN06 I/O DAI1_PIN07 I/O DAI1_PIN09 I/O DAI1_PIN10 I/O GND — GND — DAI1_PIN11 I/O DAI1_PIN12 I/O DAI1_PIN13 I/O DAI1_PIN16 I/O DAI1_PIN17



85 PA_00 I/O 86 PA_01 I/O 87 PA_02 I/O 88 PA_03 I/O 89 PA_04 I/O 90 PA_05 I/O 91 PA_06 I/O 92 PA_07 I/O
87 PA_02 I/O 88 PA_03 I/O 89 PA_04 I/O 90 PA_05 I/O 91 PA_06 I/O 92 PA_07 I/O
88 PA_03 I/O 89 PA_04 I/O 90 PA_05 I/O 91 PA_06 I/O 92 PA_07 I/O
89 PA_04 I/O 90 PA_05 I/O 91 PA_06 I/O 92 PA_07 I/O
90 PA_05 I/O 91 PA_06 I/O 92 PA_07 I/O
91 PA_06 I/O 92 PA_07 I/O
92 PA_07 I/O
93 PA_08 I/O
94 PA_09 I/O
95 PA_10 I/O
96 PA_11 I/O
97 PA_12 I/O
98 PA_13 I/O
99 PA_14 I/O
100 PA_15 I/O

2.8 JTAG

UCB-SC589には、以下のJTAG-ICE を使用することが可能です。

表 7 JTAG-ICE

製品名	備考
Analog Devices	http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html
ADZS-ICE-2000	
Analog Devices	http://www.analog.com/jp/evaluation/eval-adsp-bf70x/eb.html
ADZS-ICE-1000	

2.9 CrossCore Embedded Studio での JTAG デバッグ設定

CrossCore Embedded Studio 上にて JTAG を使ったデバッグ時、DDR3 SDRAM にコードやデータを配置する場合、プログラムロード前に設定を行う Preload を設定します。

Debug 設定から、Debug Configurations を開き、Session タブにて、Preload ファイルの設定を 行ってください。Reload ファイルは下記よりダウンロードをお願いします。

http://kaneko-sys.co.jp/support/ucb-sc589/ucb_sc589_preload_Core0.zip



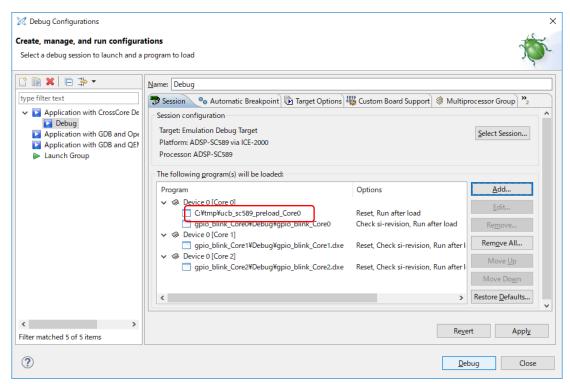


図 6 Debug Configurations

2.10 CrossCore Embedded Studio での ldr ファイル作成

ボードに搭載のフラッシュメモリからコールドブートする場合、コマンドラインより ldr ファイルを作成します。コマンド例は次の通りです。

"C:\U00e4Analog Devices\U00e4CrossCore Embedded Studio 2.9.2\u00e4elfloader.exe"-proc ADSP-SC589
-init "ucb_sc589_init_Core0"-core0="コア0用のELFファイル(例:D:\u00e4led_Core0)"-NoF
inalTag="コア0用のELFファイル名(例:led_Core0)"-core1="コア1用のELFファイル(例:
C:\u00e4led_Core1.dxe)"-NoFinalTag="コア1用のELFファイル名(例:led_Core1.dxe)"-core2=
"コア2用のELFファイルパス (例:D:\u00e4led_Core2.dxe)"-b SPI -bcode 0x1 -f HEX -Width
8 -verbose -o "出力ファイル(D:\u00e4gpio.ldr)"

-init に指定するファイル(ucb_sc589_init_Core0)は、弊社サポートページよりダウンロードをお願いします。

http://kaneko-sys.co.jp/support/ucb-sc589/ucb_sc589_init_Core0.zip

2.11 SPI FLASH の書き換え

ボードに搭載のフラッシュメモリを書き換える場合、CrossCore Embedded Studio の cldp.exe をコマンドラインよりご利用ください。コマンド例は次の通りです。

"C:\Analog Devices\CrossCore Embedded Studio 2.9.2\cldp.exe" -proc ADSP-SC589 -cor



e 1 -emu 2000 -driver "ucb_sc589_mt25ql01g_dpia_Core1.dxe" -cmd prog -erase affect ed -format hex -file "対象のLDRファイル"

-emu オプションは、ご利用の JTAG-ICE によって変更してください。

表 8-emu オプション

オプション名	対象 JTAG-ICE
-emu 2000	ADZS-ICE-2000
-emu 1000	ADZS-ICE-1000

-format オプションは、ldr ファイルのフォーマットによって変更してください。

表 9-emu オプション

オプション名	対象フォーマット	
-format hex	Intel Hex	
-emu bin	バイナリ	

ドライバ(ucb_sc589_mt25ql01g_dpia_Core1.dxe)は、弊社サポートページよりダウンロードをお願いします。

http://kaneko-sys.co.jp/support/ucb-sc589/ucb_sc589_mt25ql01g_dpia_Core1.zip

3 更新履歴

版	更新日	更新内容
第1版	2020/03/07	初版発行